

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-114644

(43)Date of publication of application : 18.04.2003

(51)Int.Cl. G09G 3/30  
G09F 9/30  
G09G 3/20  
H05B 33/14

(21)Application number : 2001-307251

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 03.10.2001

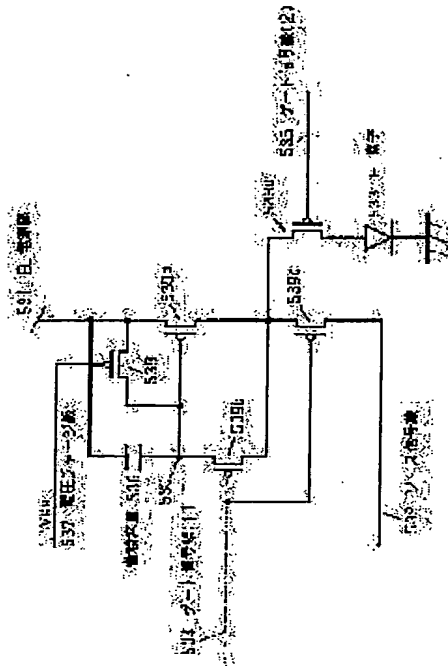
(72)Inventor : TSUGE HITOSHI

## (54) ACTIVE MATRIX TYPE DISPLAY DEVICE AND ITS DRIVING METHOD

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To reduce display unevenness by the rounding of current waveforms caused by stray capacities of source signal lines in an active matrix type display device performing current drive.

**SOLUTION:** In this active matrix type display device, the value of the current made to flow through a source signal line is increased in order to make the electric charges stored on a stray capacity to be electric charges corresponding to display gradation. In order to achieve this purpose, the resistance value between the drain and the source of driving transistors is lowered by forming a current path in parallel with the driving transistors between a power source line and the source signal line in order to make the apparent resistance value of the driving transistors of each pixel smaller and the rounding of current waveforms are made smaller.



## LEGAL STATUS

[Date of request for examination]

24.09.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

## \* NOTICES \*

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

CLAIMS

---

## [Claim(s)]

[Claim 1] The matrix mold display characterized by considering as a configuration which forms a current path in the transistor for a drive, and juxtaposition in the path of a source signal line at some periods from a power source among the horizontal scanning periods which are the matrix mold displays which pass a current from a power source to a source signal line through the transistor for a drive, and pass a current to a source signal line.

[Claim 2] The drive approach of the active-matrix mold display characterized by passing [ in / for a current / a sink and the 3rd period ] a current for a current through said transistor for a drive at a display device through said transistor for a drive in a sink and the 2nd period in the 1st period at a source signal line at a source signal line through the current path formed in the transistor for a drive and said transistor for a drive, and juxtaposition.

[Claim 3] The transistor for a drive which is a active-matrix mold indicating equipment and controls the current supplied from a power source, The signal-line connection transistor which forms a current path in said transistor for a drive from a source signal line, EL connection transistor which forms the path which supplies the current of said transistor for a drive to a display device, The bypass transistor for forming a current path between the source gates of said transistor for a drive is provided. The active-matrix mold display characterized by establishing the period in which said bypass transistor differs from non-switch-on at the period when said signal-line connection transistor is switch-on.

[Claim 4] The transistor for a drive which is a active-matrix mold indicating equipment and controls the current supplied from a power source, The signal-line connection transistor which forms a current path in said transistor for a drive from a source signal line, EL connection transistor which forms the path which supplies the current of said transistor for a drive to a display device, The bypass transistor for forming a current path between the source gates of said transistor for a drive, The storage capacitance for maintaining the potential of the gate electrode of said transistor for a drive, The switching element connected to auxiliary capacity and said auxiliary capacity at the serial is provided. It is the active-matrix mold display which said auxiliary capacity and said switching element are electrically connected to juxtaposition with said storage capacitance, and is characterized by said switching element being in switch-on at the first period of the inside where said signal-line connection transistor will be in switch-on.

[Claim 5] The transistor for EL drive which is a active-matrix mold display, controls the current supplied from a power source, and is supplied to a display device, The transistor for a signal-line drive which the gate electrode and gate electrode of said transistor for EL drive control the current supplied from a common power source, and supply to a source signal line, The 1st signal-line connection transistor which forms a current path in said transistor for a signal-line drive from a source signal line, EL connection transistor which forms the path which supplies the current of said transistor for EL drive to a display device, The 2nd signal-line connection transistor which forms a current path between said transistors for EL drive and source signal lines is provided. When both said 1st signal-line connection transistor and said 2nd signal-line connection transistor will be in switch-on The current of the sum of a current value which flows to said transistor for EL drive when EL connection transistor will be in non-switch-on and a predetermined current value and said transistor for a signal-line drive become a source signal line with a predetermined current value A sink, The active-matrix mold display with which said 1st signal-line connection transistor is characterized by passing a predetermined current value to a source signal line by switch-on when said 2nd signal connection transistor is non-switch-on.

[Claim 6] Two transistors for a drive to which the mutual gate electrode which is a active-matrix mold display and controls the current supplied from a power source was connected, The signal-line connection transistor which forms a current path in said transistor for a drive from a source signal line, EL connection transistor which forms the path which supplies the current of said transistor for a drive to a display device, 1 of said two transistors for a drive and the scale-factor adjustment transistor inserted in the serial are provided. When said EL connection transistor will be in switch-on, make said scale-factor adjustment transistor into non-switch-on, and when said signal-line connection transistor is switch-on The period of switch-on and non-switch-on exists in said scale-factor adjustment transistor. Said source signal line is a active-matrix mold display characterized by passing a several times as many current as a predetermined current value when said scale-factor adjustment transistor is non-switch-on and a sink and said scale-factor adjustment transistor are switch-on about a predetermined current value.

[Claim 7] Two transistors for a drive to which the mutual gate electrode which is a active-matrix mold display and controls the current supplied from a power source was connected, The signal-line connection transistor which forms a current path in said transistor for a drive from a source signal line, EL connection transistor which forms

the path which supplies the current of said transistor for a drive to a display device, Provide 1 of said two transistors for a drive, and the scale-factor adjustment transistor inserted in the serial, and when said signal-line connection transistor is switch-on The period of switch-on and non-switch-on exists in said scale-factor adjustment transistor. When said scale-factor adjustment transistor is switch-on, a several times as many current as this to said source signal line to the time of said scale-factor adjustment transistor being non-switch-on A sink, The active-matrix mold display characterized by changing the period when said EL connection transistor will be in switch-on according to the ratio of a current value and a predetermined current value which flowed to said source signal line when said scale-factor adjustment transistor was non-switch-on.

[Claim 8] The Personal Digital Assistant characterized by providing claim 1 or an indicating equipment according to claim 6, the recovery section, an antenna, and a carbon button.

[Claim 9] Television characterized by providing a video-signal processing circuit, a power supply section, and a receiving set in claim 1 or an indicating equipment according to claim 6.

[Claim 10] The video camera characterized by preparing a viewfinder, a taking lens, and a control carbon button in an indicating equipment according to claim 6.

[Claim 11] The digital camera characterized by preparing a shutter, a taking lens, and a finder and a carbon button in an indicating equipment according to claim 6.

[Claim 12] The lighting system characterized by preparing a quantity of light adjustment device in claim 1 or a display according to claim 6.

---

[Translation done.]

\* NOTICES \*

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the display which performs a gradation display with the amounts of currents, such as organic electroluminescence devices.

[0002]

[Description of the Prior Art] Since an organic light emitting device is a spontaneous light corpuscle child, it is expected as a next-generation display from an advantage, like the back light needed with a liquid crystal display is unnecessary, and an angle of visibility is large.

[0003]

[Problem(s) to be Solved by the Invention] The electric field impressed to the luminescence reinforcement of a component and a component do not serve as proportionality like an organic light emitting device, but since the luminescence reinforcement of a component and the current density which flows a component are in proportionality, the direction which performs a gradation display by current control can make dispersion in luminescence reinforcement small to dispersion of the thickness of a component, and dispersion of an input signal value.

[0004] The example of the active-matrix mold display using the transistor which has a semi-conductor layer is shown in drawing 61. Each pixel consists of two or more transistors (switching element) 73, storage capacitance 74, and organic light emitting devices 72, as shown in 79.

[0005] A transistor 73 makes a line selection period (period A) flow through the transistor of 73a and 73b with the output from a gate driver 70 among one frame, and makes a 73d transistor non-switch-on. Make a 73d transistor into switch-on conversely, and let the transistor of 73a and 73b be non-switch-on at a non-selection period (period B).

[0006] According to the current value outputted by this actuation from the source driver 71 in Period A, the amount of currents which flows transistor 73c is decided, gate voltage is decided from the relation between the current between source drains of transistor 73c, and gate voltage, and the charge according to gate voltage is accumulated in storage capacitance 74. Since the gate voltage of transistor 73c is set up according to the amount of charges accumulated in Period A, the same current as the current which flowed to transistor 73c in Period A flows transistor 73c also in Period B, and makes the organic light emitting device 72 emit light through transistor 73d in Period B. According to the amount of currents of a source signal line, the amount of charges of storage capacitance 74 changes, and the luminescence reinforcement of the organic light emitting device 72 changes.

[0007] As a display pattern, it turned out that the brightness of a pixel differs at the time of an astigmatism LGT by the case where a current is passed in order of lighting and an astigmatism LGT to a certain source signal line, and the case where a current is passed in order of an astigmatism LGT and an astigmatism LGT. The astigmatism LGT pixel turned on the brightness at the time of 1 and an astigmatism LGT about 0.5, when the brightness at the time of lighting was set to 0 in the case of the order of lighting and an astigmatism LGT. Moreover, when an astigmatism LGT signal continues being passed within the same remaining frame periods once passing a lighting signal, the brightness of an astigmatism LGT pixel decreased gradually from 0.5, and when frame frequency was 60Hz and the number of the display lines was 220 lines, the 6 to 7th line showed that brightness was set to 0.

[0008] On the other hand, although lighting brightness was begun and it was 0.8 when a lighting signal was passed after an astigmatism LGT, it has expressed as brightness 1 from the 3rd line.

[0009] This shows that the provincial accent and the desired current value are not stored for the current wave form supplied to each pixel in each pixel as a charge of storage capacitance 74 with wiring resistance and stray capacity of a source signal line, although the output of a source driver is changing the current value according to a display pixel. That is, it turned out that the capacity which writes in a desired current value is small.

[0010] Especially, compared with change in current value fossete current value size, the change to current value smallness from current value size found this thing about 2 times.

[0011] Frame frequency was made late, the effect of a wave provincial accent became small by taking many write-in time amount in every line, and it checked that the above-mentioned technical problem improved.

[0012] If frame frequency is made late, when the off property of a transistor 73 is bad, the amount of charges of storage capacitance 74 will be that change with leaks of a transistor 73 and the amount of currents of the organic light emitting device 72 moreover also changes, and a flicker will generate it.

[0013] Therefore, in order to obtain the display without a flicker, it is necessary to reduce the provincial accent of a current wave form, and to be based on the current value passed to the pixel displayed before one, but to make it a

desired current value flow within a selection period.

[0014]

[Means for Solving the Problem] In order to solve the above-mentioned technical problem, the active-matrix mold display of this invention possesses said electrical-potential-difference impression means and the change means which changes a means to pass said current at a means to impress a predetermined electrical potential difference to a source signal line, a means to pass the predetermined amount of currents, and a source signal line, and is characterized by carrying out the amount change of currents which flows to a source signal line by change of a video signal early.

[0015]

[Embodiment of the Invention] Hereafter, the gestalt of operation of this invention is explained, referring to a drawing.

[0016] (Gestalt 1 of operation) Drawing 2 is drawing having shown the drive circuit of the organic light emitting device for 2 pixels connected with one source signal line in the gestalt of operation of the 1st of this invention.

[0017] It is the description to have changed the current source 10 which passes the current of the request according to display gradation, and the power source which establishes the voltage source 18 for impressing a predetermined electrical potential difference, and is inputted into a source signal line with the power-source change means 19 in this invention.

[0018] The magnitude of each pixel of displays, such as a cellular phone and a monitor, is 100 micrometers wide and about 250 micrometers long, and although a current value required for the source signal line for obtaining the brightness of 100 candelas/square meter changes with a foreground color and external quantum efficiency, it is about [ about 1micro ] A.

[0019] For passing 1microA to EL element 16, the power-source change means 19 chooses a current source 10 by the source driver side, and a current source 10 sets the flowing current value to 1microA.

[0020] A non-flowing signal is impressed to the signal through which a transistor 17 flows in gate signal line (1) 12 in a selection line, and gate signal line (2) 13, in a non-choosing line, conversely, a non-continuity signal is impressed to gate signal line (1) 12, and a continuity signal is impressed to gate signal line (2) 13.

[0021] Thereby, in a selection line (in this example, it may be the 1st line), the current of the source signal line 11 flows inside a pixel through Transistors 17b and 17c. Through transistor 17a, since it is only connected with EL power-source line 15a, the current of 1microA flows also to transistor 17a, and, as for the current path in a pixel, the charge for gate voltage at this time is accumulated in storage capacitance 14a. If a non-selection period comes, transistor 17d flows, since Transistors 17b and 17c are un-flowing, the current which flows to transistor 17a based on the charge accumulated in storage capacitance 14a in a selection period will be specified, and the current of 1microA will flow to EL element 16a.

[0022] It is necessary to make a charge stored in storage capacitance 14a so that gate voltage to which transistor 17a passes a desired current value in a selection period at EL element 16a from this to pass a desired current value (for example, 1microA) may be given.

[0023] However, if stray capacity 20 exists in the source signal line 11, the wave-like provincial accent decided by wiring resistance of the source signal line 11 and the time constant of stray capacity 20 will be observed. When a current value performs a gradation display, this wave provincial accent changes also with current values which flow to a source signal line, it starts, so that a current value is small, and requires time amount for falling. For example, when wiring capacity was 100pF and wiring resistance was 500 ohms, and changing the current value of a current source 10, time amount required for the time amount which needs the current value of a source signal line and the current value of a contact 1001 to change from 0.24microA to 40nA(s) to change from 40nA to 0.24microA for 300 microseconds was 250 microseconds.

[0024] In a low current field, since there is little movement magnitude of the charge per unit time amount, it is difficult to carry out the charge and discharge of the charge which accumulated in stray capacity 20.

[0025] For example, as shown in drawing 62, when changing the "on" period of gate signal line (1) 12 with 64 microseconds and 256 microseconds, in 256 microseconds, it turned out to the input current that the output currents differ to the input focusing on low current (below 0.7microA) in 64 microseconds to the almost same output current having been acquired.

[0026] For this reason, the minimum time amount of 1 horizontal-scanning period is required of the gradation method of presentation by the conventional current for 300 microseconds. Now, when the number of scanning lines is 220 like a cellular phone, the flicker by making one frame drive by about 10Hz, the amount of charges of storage capacitance 14 changing depending on the OFF property of a transistor 17, and the current which flows to EL element 16 changing occurs.

[0027] Moreover, in impressing an electrical-potential-difference value to a source signal line, in order not to be based on an electrical-potential-difference value but to decide only by wiring resistance of a source signal line, and the time constant of stray capacity 20, the electrical-potential-difference value of a contact 1001 is high-speed compared with the time of deciding the electrical-potential-difference value corresponding to the current value of a contact 1001 according to about 1 microsecond and a current source 10.

[0028] Then, in order to shorten 1 horizontal-scanning period, by this invention, the direction when changing from low current (black display) to a high current (white display) thought that it would already be and it would use flume \*\*\*\*\* from the time of changing from a high current (white display) to low current (black display) in change of a current wave form.

[0029] As shown in drawing 3 (a), the power-source change means 19 is changed to a voltage source 18 side at the beginning of 1 horizontal-scanning period, and the electrical potential difference of source signal-line 22a is made into the same electrical potential difference as the condition that the black signal current value is flowing, using this voltage source 18 (discharge electrical-potential-difference impression period 24). Next, the power-source change means 19 is changed to a current source 10 side, and the current value of the request according to a video signal is passed to source signal-line 22a according to this current source 10 (video-signal current impression period 25).

[0030] The electrical-potential-difference impression period dependency of the output current over an input current is shown in drawing 4. When an input current is 1microA, it is not based on electrical-potential-difference impression time amount, but an output is also about 1microA. When an input current is as small as 40nA(s) (a black display is assumed), if there is no electrical-potential-difference impression period, an output is 0.38microA in 0.65microA and 4 microseconds or more, and it is uninfluential to an output as for 4 microseconds or more. Therefore, that there should just be 4 microseconds at the maximum, since he wants to lengthen a current display period, if there are 3 microseconds of discharge electrical-potential-difference impression periods 24 from 0.5 microseconds desirably, a source signal line will become a black electrical-potential-difference value. Moreover, time amount for the video-signal current impression period 25 to also become a desired current from a black display. From it being about 270 microseconds shorter than the time amount which is about 250 microseconds and changes to a white display from said white display also in a halftone display at a black display from the black display which starts most as for time amount 1 horizontal-scanning period could be managed in about 270 microseconds, and could be shortened 90% compared with 300 conventional microseconds, and the display of a low flicker of it was attained.

[0031] Furthermore, in the discharge electrical-potential-difference impression period 24, by impressing a source electrical potential difference which serves as brightness of 0.01 candelas/square meter or less, the brightness at the time of a black display can be reduced, and the image whose black becomes tight can be displayed. For example, what is necessary is just to impress the electrical potential difference near the electrical potential difference supplied from EL power-source line 15 to the source signal line 11. for giving the electrical potential difference near EL supply voltage to the source signal line 11 at the time of a current drive — supply of a minute current (several nA) — required — several — it stated to the convention of the source signal-line electrical potential difference in nA current until now — as — hundreds of microseconds to 1 — for this reason, it is difficult for m seconds. Thus, the electrical-potential-difference insertion in this invention is effective in order to perform a black display for a short time.

[0032] in addition, in case a scan line moves from a certain line (N line: N natural number) to the following line (M lines: natural number whose M is not N), when the period when all lines are un-choosing exists As shown in drawing 3 (b), when a gate control signal is active (all lines are the conditions of not choosing), as the electrical-potential-difference value which becomes a black display is impressed, the video-signal current corresponding to a selection line may be put in at a selection period and it is further shown in drawing 3 (c) A black electrical-potential-difference impression period may straddle all \*\*\*\* selection conditions and a part of one-line selection period.

[0033] It is satisfactory, even if the pixel transistor connected with the source signal line 11 is non-switch-on and black electrical-potential-difference impression is switch-on, since it is the purpose to charge a charge to a black condition at the stray capacity 20 of the source signal line 11.

[0034] In order to lengthen current write-in time amount required for an original gradation display, when all \*\*\*\* selection periods exist, an electrical-potential-difference impression period is good to make it all \*\*\*\* selection periods included.

[0035] Moreover, although the electrical potential difference impressed to the source signal line 11 at an electrical-potential-difference impression period may not necessarily be an electrical potential difference which displays black, since time amount requires the direction of a black display for making it change to the electrical-potential-difference value corresponding to a predetermined current value according to a current source 10 compared with a white display, it is more desirable [ the electrical-potential-difference value of a voltage source 18 ] at the time of an electrical potential difference and a black signal than the mean value of an electrical potential difference at the time of a white signal that it is a value by the side of a black signal electrical-potential-difference value.

[0036] (Gestalt 2 of operation) The discharge electrical-potential-difference impression period 24 is established, and the source signal line enabled it to change to the current which shows black easily in the gestalt 1 of operation by impressing the electrical potential difference which displays a black signal.

[0037] Thereby, since electrical-potential-difference variation became small, 1 horizontal-scanning period was able to display the gradation black and near black in 230 microseconds from 200 microseconds. Moreover, at the time of a white display, since the amount of currents was max, although the discharge rate of the charge of the stray capacity 20 which exists in the source signal line 11 was quick and variation was large, 1 horizontal-scanning period was able to display in about 180 microseconds. On the other hand, from near the middle of white and black, since the amount of currents is also below one half at the time of a white display, and the charge discharge rate of stray capacity 20 serves as half, the gradation from black takes 1 level period most with about 250 microseconds.

[0038] Then, in the discharge electrical-potential-difference impression period 24, it considered impressing several steps of different electrical potential differences according to the gradation of the video signal displayed on a degree rather than impressing the electrical potential difference which displays a black signal.

[0039] Internal block of the source driver 71 of the indicating equipment of this invention for realizing this is shown in drawing 5. The gradation data detection means 52 detects the gradation of an input video signal, and one of 54c

is chosen from two or more voltage source 54a at the same time it controls the amount of currents which flows to the current source 53 for source signals by the detection result. Moreover, the output of the electrical-potential-difference impression period control section 51 is changed, and an electrical-potential-difference impression period and a current impression period are controlled by the Horizontal Synchronizing signal.

[0040] In drawing 2, when writing a signal in a pixel from the source signal line 11, since switch-on and transistor 17d is non-switch-on, Transistors 17b and 17c show the equal circuit for 1 pixel at this time to drawing 6 (a).

[0041] When passing the predetermined current  $I$  to the source signal line 124 according to a current source 125, the current of  $I$  flows [ the amount of currents ] also to a transistor 121. When it has a relation as the gate voltage and the drain current of a transistor 121 show to drawing 6 (b) since the source or the drain, and the gate of a transistor 121 serve as the same potential so that it may understand by drawing 6 (a), the potential of the source signal line 124 changes with current values.

[0042] For example, when the current which flows to the source signal line 124 changes to  $I_2$  from  $I_1$ , the potential of the source signal line 124 changes to  $V_{dd}-V_2$  from  $V_{dd}-V_1$ . Moreover, the same is said of the case where a current changes to  $I_3$  from  $I_1$ .

[0043] It turns out that it changes with current values after change, and it takes  $t_4-t_1$  hour as the continuous line of 126 shows from  $I_1$  to  $I_2$ , it takes  $t_3-t_1$  hour from  $I_1$  to  $I_3$  as the dotted line of 127 shows, and change takes time amount, so that a current value is small as the time amount which current value change takes is shown in drawing 6 (c). This is to take time amount, when the charge and discharge of the stray capacity 123 in the source signal line 124 are performed using low current.

[0044] So, in the low current field (gradation near black), as a different electrical-potential-difference value for every display gradation and two or more display gradation of every was impressed in consideration of change taking time amount, variation was lessened, and compaction of write-in time amount was aimed at.

[0045] For example, in 16 gradation displays, the electrical potential difference corresponding to gradation 1, 2, and 4 is prepared. By impressing the electrical potential difference which corresponds in gradation 1 to an electrical-potential-difference impression period, impressing the electrical potential difference corresponding to gradation 2 in gradation 2 and 3, and impressing the electrical potential difference corresponding to gradation 4 in the case of four or more gradation. The write-in time amount in the low current field which required time amount required for writing, especially time amount can be shortened, 1 horizontal-scanning period is not based on display gradation, but there should just be 220 microseconds.

[0046] It is better for the electrical-potential-difference value impressed according to two or more voltage sources of drawing 5 to set an electrical-potential-difference value as a low current field twist similarly rather than the electrical-potential-difference value which is the number of voltage sources 54 and was assigned at equal intervals from the maximum electrical-potential-difference value required for a gradation expression and the minimum electrical-potential-difference value, respectively in the case of other numbers of gradation.

[0047] Moreover, although the number of power sources to prepare is based also on the voltage swing which the source signal line 124 can take, about at most five are desirable from circuit scale increase of a source driver, and the balance of the image quality improvement by the increment in the number of power sources.

[0048] (Gestalt 3 of operation) An organic light emitting device is mentioned as a display device which performs gradation control according to a current. There is the approach of putting in order and multicolor-izing a red light emitting device, a green light emitting device, and a blue light emitting device as one of the approaches which realizes the multicolor display using an organic light emitting device.

[0049] Since luminous efficiency and the mobility of the carrier in an organic layer differ from the energy difference from an electrode to an organic layer for every luminescent color, the relation between a current, brightness, an electrical potential difference and brightness, a current, and an electrical potential difference differs for every luminescent color. For example, as shown in drawing 63 (a), to the same electrical-potential-difference value, brightness differs, consequently Component G takes the value in which Component R differs from  $V_2$  also for luminescence starting potential to  $V_1$ . Moreover, as shown in drawing 63 (b), luminescence initiation currents also differ.

[0050] In the gestalt 1 of operation, the electrical-potential-difference value in an electrical-potential-difference impression period was one kind. When electrical-potential-difference impression was performed to the display which consisted of two kinds of components G and R shown in drawing 63 in this gestalt with the same electrical-potential-difference value and the electrical potential difference corresponding to J2 which is the black display current value of Component R is impressed to all source signal lines, it does not become the potential corresponding to a black display, but the need of changing the potential of a source signal line comes out to the black display which starts most as for time amount in the source signal line connected with Component G. On the contrary, when the electrical potential difference corresponding to J1 is impressed to a source signal line, to Component R, an electrical-potential-difference value higher than a black display electrical-potential-difference value is impressed, and there is a problem that the voltage swing of a source signal becomes large, compared with the case where an electrical-potential-difference impression period does not exist.

[0051] Then, what is necessary is to establish a different voltage source for every source signal line with which the component from which a luminescence initiation current value differs at least was formed, and just to enable it to adjust a black signal electrical potential difference, when the component from which a luminescence initiation current value differs with a source signal line is formed. R of drawing 63, and in the case of the display formed by G elements, two voltage sources 54 in the configuration of drawing 7 are prepared, and they establish a voltage source

which is different with the source signal line with which the source signal line with which Component R is located in a line, and Component G are located in a line, respectively.

[0052] Furthermore, what is necessary is to prepare further two or more voltage sources to each signal line, as carried out with the gestalt 2 of operation, and just to change an applied-voltage value according to gradation, in order to shorten write-in time amount.

[0053] (Gestalt 4 of operation) Since 1 horizontal-scanning period becomes shorter as frame frequency becomes early, when a frequency is early, the electrical-potential-difference value of two or more voltage sources carried out with the gestalt 2 of operation is prepared focusing on the electrical-potential-difference value corresponding to near the black display which requires time amount for writing. On the other hand, if frame frequency is carried out slowly, since the long time amount which electrical-potential-difference change takes can be taken, how to take an electrical-potential-difference value may be shifted to a white display side. Thereby, it is possible to raise the brightness at the time of a white display, and it leads to improvement in contrast.

[0054] Although a full screen is displayed at the time of the carbon button 184 actuation shown in drawing 8 in indicating equipments as which a low power drive is required, such as a Personal Digital Assistant, when it awaits and the carbon buttons 184, such as the time, are not operated for a long time, it may be made the partialness display mode which performs a chisel display in part, and low electrification may be attained. Since the number of display Rhine decreases at the time of this partialness display mode, frame frequency can also be lowered, and it is possible to operate a circuit using a different oscillation frequency from the time of a full screen display.

[0055] It changes to two or more oscillators at drawing 9, and has a circuit and a frequency divider, and the controller of the indicating equipment corresponding to a multiple frame frequency and the block diagram of the source driver section are shown. A gradation display is performed with outputting the data read from memory 86 to a source signal line through a selector 88 by control or selection of a current source 90 by the gradation control section 87. It is possible for the electrical-potential-difference value of applied voltage to be determined by the armature-voltage control means 85 and the electrical-potential-difference generating section 89, and for the armature-voltage control means 85 to undergo the output of the oscillation frequency detection means 83 further, and to change an electrical-potential-difference value with a frequency. Thereby, the electrical-potential-difference value of two or more voltage sources of an electrical-potential-difference impression period is changed by the difference in frame frequency, and it becomes possible to perform the optimal gradation display.

[0056] When it uses as television besides a Personal Digital Assistant and video-signal transmitting methods differ, frame rates also differ. When creating the indicating equipment corresponding to both methods, in television shown in drawing 10, it is possible to perform the optimal gradation display by the video-signal processing circuit 44 detecting a transmitting method, and changing the combination of the electrical-potential-difference value of two or more voltage sources.

[0057] (Gestalt 5 of operation) The black electrical-potential-difference impression performed with the gestalt 1 of operation was impressing the electrical-potential-difference value corresponding to the current value at the time of a black display using the current pair voltage characteristic of transistor 17a of drawing 2. However, since the electrical-potential-difference value over the same current may change with the locations of lot-to-lot and a substrate, in order to impress the optimal black electrical-potential-difference value, it is necessary to adjust an input voltage value for every display.

[0058] Adjusting for every display is not desirable in order to complicate a production process. Then, compared with lot-to-lot, between the pixels in a display, when dispersion in an electrical-potential-difference value created one transistor for a test in a display at least and passed the current at the time of a black display from a small thing to a transistor, it detected the gate voltage of a required transistor and considered impressing the electrical-potential-difference value according to the result to a source signal line. Circuitry is shown in drawing 11.

[0059] The current value showing a black signal is passed to the source signal line 100. At this time, the same current value flows also to the drain of a transistor 98, the electrical-potential-difference detection means 91 detects the potential difference of a contact 99 and EL power-source line 96, that detection result is inputted into the electrical-potential-difference generating means 92, and the electrical-potential-difference value corresponding to the voltage source 18 of drawing 2 is changed. An electrical-potential-difference impression period and a current period are controlled by the selector 93.

[0060] Since the electrical potential difference of a black display can be made to always impress by this approach even if the current pair voltage characteristic of a drive transistor differs in lot-to-lot, it is possible to prevent the black float by creation dispersion of a transistor.

[0061] In addition, the electrical potential difference at that time is detectable with the electrical-potential-difference detection means 91 by passing the current value corresponding to various gradation to the source signal line 100, and since it is possible to be impressed by the source signal line using the electrical-potential-difference generating means 92 and a selector 93, also when impressing the electrical potential difference corresponding to the gradation which generally exists, it can be adapted [ this invention / this invention is not necessarily limited only at the time of black signal impression, and ].

[0062] (Gestalt 6 of operation) The current value change of a source signal becomes early, so that the current value after change becomes large. As shown in drawing 6 (c), when changing from a current I1 to I2 or I3, change to I3 with a large current value can change in a short time. This is because the high current field which can pour many charges can change from changing a current value early by a current source 125 drawing out the charge of the stray capacity 123 of a source signal line, or accumulating.



[0063] Then, if many currents are passed, a 10 or less times [ of the predetermined current value over display gradation ] current value will be passed 3 or more times using wave-like build up time becoming short from the start of the 1 horizontal-scanning periods shown in drawing 12 to a certain period 133. A predetermined current value is passed in the subsequent period 135. Thereby, a standup can be conventionally carried out early like 132 (continuous line) to the current value having changed like 131 (dotted line). By this, write-in time amount was shortened, it became possible to shorten 1 horizontal-scanning period 134, and writing became possible in 230 microseconds. Since a voltage source, the electrical-potential-difference generating section, and a selector become unnecessary unlike the gestalten 1-5 of operation, this approach can realize a source driver with a small circuit scale.

[0064] At the time of a black display, if a current is doubled ten from 3, it is possible to carry out drawing speed early, but since brightness will become large if a current increases, a black float may be generated when a current value is increased 10 times. Moreover, since brightness becomes high when the source current value in the next scan period becomes small compared with the source current value in a last scan period, even if drawing speed becomes quick, there is a possibility that the problem to which contrast falls may crop up.

[0065] Then, as shown in drawing 13, the black signal electrical-potential-difference insertion period 144 is established like the gestalten 1-5 of operation at the beginning of 1 horizontal-scanning period, and the period 145 which passes a 10 or less-time current value 3 or more times, and the period 146 which passes the current value according to gradation are established after that.

[0066] When a current value is small, when large and changing, as shown in 142 (continuous line), compared with the conventional standup 141 (dotted line), it can change with the period 145a which passes a 10 or less-time current value 3 or more times from from early.

[0067] When a current value is large, since it can change with black signal electrical-potential-difference insertion periods 144 to a black condition in an instant (less than at least 4 microseconds) when small and changing, it becomes possible from from to make it change early also of falling.

[0068] The circuitry for realizing such a wave is shown in drawing 7. It can realize with the same configuration mostly with the gestalt 1 of operation, and a period with a times [ 10 or less times of a predetermined current ] of 3 or more times and the period which passes a predetermined current value can be made from changing the output of the gradation data detection means 52 in a horizontal scanning period. Thereby, 1 horizontal-scanning period became possible [ scanning in 150 microseconds ].

[0069] (Gestalt 7 of operation) According to the gestalt 6 of operation, when the number of scanning lines was 220 displays, actuation of frame frequency was attained by 30Hz. Thereby, little display of a flicker was attained. However, when making it apply to that whose frame frequency is 60Hz like television, the brightness increase at the time of the black display by write-in lack and the brightness fall at the time of a white display occur.

[0070] Furthermore, how to show write-in time amount in drawing 14 and drawing 15 as an approach for carrying out early was considered. As shown in drawing 15, the electrical-potential-difference value according to gradation is impressed to a source signal line at the beginning of 1 horizontal-scanning period (gradation display 114 according to an electrical-potential-difference value). Since the rate of the electrical-potential-difference change at this time is decided by the time constant it is decided from stray capacity that will be wiring resistance of a source signal line, it is 2 or less microseconds. in the pixel configuration of drawing 2, when it was going to pass the current to EL element 16 as it is and the gate voltage of transistor 17a or 17e and the relation of a drain current change for every pixel, a current value is the same as variation — it \*\*\*\*\* and display unevenness occurs because the brightness of EL element 16 changes. Then, by passing the current according to a current value to a source signal line at the remaining periods 115, the gate voltage of transistor 17a or 17e is changed so that a predetermined drain current may flow. Thereby, dispersion in the current potential property of a transistor is amended, and a display without display unevenness is realized.

[0071] The current source 53 for source signals and a voltage source 104 are controlled by the gradation data detection means 52 which the circuitry at this time is drawing 14, and was established for every source signal line, and the amount of currents or an electrical-potential-difference value is changed for every gradation with it. Thereby, an electrical potential difference and a current value can be changed for every display gradation in the period of 114 and 115, and it can carry out adjustable [ of the die length of a period 114 and a period 115 ] within the horizontal scanning period 113 further by controlling a change means 106 to decide which shall be connected with a source signal line between the current source 53 for source signals, and a voltage source 104 by the electrical-potential-difference impression period control section 51 controlled by the Horizontal Synchronizing signal.

[0072] Since the amount from which a current changes in the period which performs a gradation display according to a current also in write-in time amount is within the limits of dispersion in the current potential property of a transistor at most, it can be managed in about 50 microseconds.

[0073] That there should just be at most 3 microseconds, since current write-in time amount was managed in about 20 microseconds, when the number of scanning lines is 220, the drive by 60Hz is possible for an electrical-potential-difference impression period, and it has realized the flicker loess drive.

[0074] Therefore, when a margin is taken into consideration, it is desirable to make an electrical-potential-difference impression period into 50% or less of 1 horizontal-scanning period 1% or more with frame frequency.

[0075] (Gestalt 8 of operation) Drawing 16 shows the source driver section output stage by this invention. 263 is a digital analog converter which changes the video signal of X bit into an analog signal, and 264 is a reference

electrical-potential-difference line which determines the maximum of an analog voltage output. It is the description to have enabled it to change the electrical-potential-difference value impressed to the reference electrical-potential-difference line 264 by choosing two or more one electrical-potential-difference values generated by the reference electrical-potential-difference generation section 261 in this invention according to a clock and Horizontal Synchronizing signal 267 by the selection section 262.

[0076] A timing chart in case an input video signal is 8 bits is shown in drawing 17. What is necessary is, as for the electrical potential difference V2 in drawing 17, just to impress an electrical potential difference with a times [ 10 or less times of V1 ] of 3 or more times, supposing the electrical-potential-difference value of the source signal line 265 corresponding to the needed maximum brightness is V1. moreover, the period which impresses V2 to a reference electrical potential difference — 5 minutes in a horizontal scanning period — there should just be 1/2 or less [ 1 or more ]. Moreover, when this source signal-line electrical potential difference performs a gradation expression, it is still shorter, and what is necessary is just 5 or less microseconds more than per microsecond.

[0077] When input video-signal data are FF by actuation of this reference electrical potential difference, first, the electrical potential difference of V2 is outputted and, as for the output to a source signal line, outputs V1 by change of a reference electrical potential difference after that. When input data is 00, as for the output to a source signal line, the electrical potential difference of 0 is always impressed. Moreover, when a reference electrical-potential-difference value is V2 in a value in the meantime, a 10 or less times [ of predetermined output voltage ] electrical potential difference is outputted 3 or more times, and a predetermined electrical-potential-difference value is outputted at the time of V1.

[0078] Thus, by controlling a source signal-line electrical potential difference, the wave provincial accent by the stray capacity of the source signal line 76 can be made small in the display of a configuration like drawing 61, and if it is the panel of the magnitude which is 2 mold extent, the write-in time amount per line can be made to drive in about 150 microseconds.

[0079] (Gestalt 9 of operation) Drawing 18 is drawing having shown the current source which performs the circuit for 1 pixel, source signal line, and gradation display in the gestalt of operation of the 9th of this invention.

[0080] A timing chart is shown in drawing 19. Gate signal line (1) 12 will be in switch-on (since the transistor 17 of drawing 18 is a P channel transistor here, it is flowed with a low level) at a line selection period, and gate signal line (2) 13 are taken as switch-on at the time of a non-selection period.

[0081] Thereby, the sum lin of the current li on which a flow and transistor 17d flow Current Ia and transistor 17i which become a circuit as shown in drawing 20 (a) equivalent by Transistors 17b, 17c, and 17j being in non-switch-on at a line selection period, flow from EL power-source line 15 through Transistors 17a and 17i to the source signal line 11, and flow transistor 17a flows to the source signal line 11. Moreover, a charge is accumulated in storage capacitance 14 so that it may become the gate voltage from which the sum of a current value which flows to Transistors 17a and 17i serves as lin.

[0082] Since transistor 17d will be flowed through it and Transistors 17b, 17c, and 17j will be in non-switch-on conversely to a non-selection period, it becomes an equal circuit like drawing 20 (b), and a current flows from EL power-source line 15 through transistor 17a to EL element 16. The amount of currents is decided with the amount of charges stored in storage capacitance 14, and the current corresponding to the charge held in the selection period flows. That is, to transistor 17a, Current Ia flows at a non-selection period, and Current Ia flows also to EL element 16.

[0083] Since the current which flows to an EL element serves as Ia to current  $I_{in}=I_a+I_i$  passed to a source signal line, the current value passed to a source signal line, without changing the brightness of an EL element can be made to increase by adjusting a current value li, and the current value which flows to a source signal line by short time amount compared with the former because the charge and discharge of the charge of the stray capacity 20 which exists in the source signal line 11 become early turns into a predetermined value.

[0084] Here, the channel width of Transistors 17a and 17i and channel length can adjust the relation of Currents Ia and li. The current value of the current source 10 which decides the current passed to the channel size and the source signal line 11 of two transistors to be drawing 21, and the relation of the current value which flows to EL element 16 are shown.

[0085] When channel size of transistor 17i is made the same as transistor 17a, the current which flows to EL element 16 serves as half [ of the current which flows to the source signal line 11 ]. The current which flows to a source signal line flows to the transistor of both 17a and 17i, as shown in drawing 20 (a). If dispersion by the film production process is disregarded, the current characteristic between gate voltage pair source drains of two transistors is the same, and since the same electrical potential difference is built over the gate, to each transistor, a current flows equally. Since the current which flows to an EL element is only a current which passes along transistor 17a of these, it serves as half [ of the current which flows to the source signal line 11 ].

[0086] If the property of the current between gate voltage pair source drains will change, channel width will be made large, if the channel width of transistor 17i and channel length are changed, or channel length is shortened, since a current will become easy to flow to transistor 17i, the rate of a current of flowing to EL element 16 to the current which flows to the source signal line 11 can be made small. When channel width is increased to drawing 21 9 times as an example compared with transistor 17a, the case where increased channel width 3 times and channel length is set to 1/3 is shown. The current to which all flow to EL element 16 to the current which flows to the source signal line 11 drops to 1/10.

[0087] Since it is  $t=C-V/I$  when the time amount t which current value change of a source signal line takes sets to 1

the current which flows the electrical potential difference of C and a source signal line to V and a source signal line in the magnitude of stray capacity, that a current value can be enlarged 10 times shows that time amount which current value change takes is short made to about 1/10. It is possible to make it by this, drive with the frame frequency of 60Hz, when the number of scanning lines is 220.

[0088] (Gestalt 10 of operation) Although time amount until it changes to a predetermined current by doubling the current value passed to a source signal line ten in the gestalt 9 of operation was shortened Although about dozens of nAs flow by leak of the transistor which constitutes the leakage current and the current source of a transistor in fact although it is a current 0 ideally at the time of a black display In order to prevent a black float, the smaller one of a current value is good, and by the approach of carrying out a change rate early by enlarging a current value, it is easy to cause the fall of contrast.

[0089] Then, as shown in drawing 22, form the power-source change means 19 in the source signal line 11, it is made to impress the output of a current source 10 or a voltage source 18 to a source signal line, and a voltage source 18 impresses a source signal-line electrical potential difference from which the current which flows transistor 17a becomes dozens nA extent. The power-source change means 19 chooses a voltage source 18 1 or more microseconds [ about 5 ] at the beginning of a horizontal scanning period, and the remaining periods choose a current source 10. As shown in drawing 3 (a), a discharge electrical-potential-difference impression period and a video-signal current impression period exist in the source signal line 11, and the electrical-potential-difference value as which a source signal line surely expresses a black display is impressed at the beginning of a horizontal scanning period. It becomes possible to abolish the phenomenon of fine-switching on the light by this actuation at the time of a black display.

[0090] The gradation change takes time amount most from on the other hand it being easy to carry out, so that the current value which flows at a current impression period is large about each gradation other than black is the gradation on one of the black. the time amount  $t$  which current change takes this —  $t = \text{value flow coefficient} / I$  (the stray capacity which exists in C:source signal line —)  $V$ : A source signal-line electrical potential difference,  $I$ : It is expressed with the current which flows to a source signal line. Since C bases on gradation and is fixed,  $V$  decided by magnitude of an indicating equipment becomes so large that it becomes a black signal when a P channel transistor is used and it becomes so small that  $I$  becomes a black signal further, it is to take the time amount which current change takes, so that black gradation is approached. Here, suppose that every one gradation value is enlarged as gradation 1 and following brightness become high about gradation with high brightness at gradation 0 and a degree in the gradation which shows black for explanation.

[0091] As shown in drawing 3, when a black electrical potential difference is impressed at the beginning of a horizontal scanning period, it is not concerned with the video signal displayed in front Rhine, but the period of gradation 0 always exists, and predetermined gradation can be displayed if it can change to the current value which shows predetermined gradation within the same horizontal scanning period.

[0092] It is the case of gradation 1 display that change takes time amount most, and all gradation can be displayed if it can change from gradation 0 to gradation 1 within 1 horizontal-scanning period.

[0093] the case of the pixel configuration which is shown in (a) and drawing 22 in the pixel configuration shown in drawing 23 at drawing 2 — (b) (transistor 17a from which the current value which flows the source signal line 11 to the current value which flows EL element 16 becomes 10 times —) the combination of 17i — having carried out — when making a horizontal scanning period into 75 microseconds, displaying gradation 1 and changing the capacity of a source signal line, it is drawing having shown which the current which flows EL element 16 could pass to a predetermined current. 100% of case, it is shown that it has changed to the predetermined current value, in the case of not more than it, it is shown that the time amount which change takes is later than 75 microseconds, and it is shown that a predetermined gradation display cannot be performed.

[0094] What is necessary is just 100% or less 90% or more practically from the ability of a gap of about 10% not to be checked by the eye to a predetermined current value (brightness). Although 2pF or less of source signal-line capacity permissible on this condition operates with the pixel configuration of drawing 2, they can operate by 27pF or less with the pixel configuration shown in drawing 22. If it is the indicating equipment of 2 mold extent, the capacity which is parasitic on a source signal line can be driven with the frame frequency of 65Hz or less including the output stage of a driver IC by using the gestalt 10 of this operation which is about 15 to 20pF and increased the current value of a source signal line 10 times, and little display of a flicker is possible for it. Moreover, it is applicable to television etc.

[0095] The capacity which is parasitic on the source signal line 11 changes with the magnitude of a display. It will be set to about 50pF if it is made 15 molds. In this case, though written in by increasing a source signal-line current 10 times of EL current, since it wrote in only about 70%, when the number of scan lines was equal, it turned out that 60Hz drive is attained by making the ratio of channel size increase by 15 times.

[0096] Thus, according to the gestalt 10 of this invention, it becomes possible by changing the channel area size of the drive transistors 17a and 17i with the magnitude of an indicating equipment to write in a predetermined current value within a predetermined horizontal scanning period.

[0097] (Gestalt 11 of operation) In the gestalt 10 of operation, when the horizontal scanning period had turned into a black signal electrical-potential-difference impression period and a period which passes a current value several times the current value of predetermined, even if the capacity of a source signal line was 20pF, it realized driving by 60Hz.

[0098] Since the current values which flow to EL element 16 to black electrical-potential-difference impression

differ, and many currents flow by dispersion within the panel of the gate threshold voltage of the transistors 17a and 17i of drawing 22 when threshold voltage is low, the problem that black floats occurs.

[0099] Although what is necessary is just to impress a black electrical potential difference more highly so that it may become the brightness used as a black display even if it uses the transistor to which most currents flow in consideration of dispersion in the gate threshold voltage of the transistor within a panel in order to solve this problem, in the pixel using the transistor to which most currents flow in this case, the amount of current value changes from gradation 0 to gradation 1 becomes large, and the time amount which change to a predetermined current value takes becomes long. As the result, when for example, a black electrical potential difference is made into 0.5V height, the source signal-line capacity value permitted although it can write in in 75 microseconds of horizontal scanning periods is set to about 2pF to the change to gradation 1 from gradation 0.

[0100] Like the gestalt 10 of operation, although the ratio of the channel area size of Transistors 17a and 17i could be changed, with the gestalt 11 of this operation, it considered enlarging capacity value permitted by making the current value of gradation other than gradation 0 increase. The current source which supplies the current value corresponding to each gradation is prepared, and the current source [ two or more (alpha individual) ] which passes a still bigger current is prepared. The case where alpha is 4 is shown and not the current source 1 but the current source 5 is used to gradation 1 using a current source 0 to gradation 0 like before in drawing 22 . A current source (i+4) is used for gradation 2 to Gradation i in order of a current source 6 and the following.

[0101] Since the current which flows to a source signal line increases by this at the time of each gradation display, a current value change becomes early. When a current source 1 is used for drawing 24 to gradation 1 and (a) and a current source 5 are used, it is shown whether a predetermined current value can be written on in 75 microseconds to the source signal-line capacity of (b). Although a gradation expression was not completed unless it was 2pF or less in the gestalt 10 of operation, in the gestalt 11 of this operation, it can write in to 20pF or less.

[0102] Moreover, even when not using together with an electrical-potential-difference impression period, this technique is written in from the current value of each gradation increasing, and can perform compaction of time amount.

[0103] In addition, in the number of current sources, it is not necessarily called the number of gradation +alpha individual need, and there may not be a current source of alpha individual which does not have the need in a gradation display. In the gestalt 11 of the above-mentioned implementation, four power sources of a current source 1 to the current source 4 are not required configuration business.

[0104] (Gestalt 12 of operation) When a current value performs a gradation display, as an approach of passing the current value corresponding to each gradation to a source signal line, the current source which passes the current corresponding to each gradation is prepared several gradation minutes at least, and there is the approach of choosing and outputting one according to input data.

[0105] By this approach, if the number of gradation increases, the number of required current sources will also increase and the area of a source driver will increase.

[0106] In Gradation k, a current value is  $I_k$ , in Gradation L, a current value is  $I_L$ , and supposing it is  $I_L = I_k \times 2$ , two current sources whose output current values are  $I_k$  and  $I_L$  conventionally are required.

[0107] If a transistor 17 is formed to 1 pixel like drawing 18 and the ratio of the channel area size of the transistor of 17a and 17i will be changed, the current value which flows to EL element 16 to the source signal-line 11 same current will change, and it will become relation as shown in drawing 21 .

[0108] Paying attention to transistor 17j when [ here / the channel size of Transistors 17a and 17i ] the same, in the case of Gradation L, it is always made into non-switch-on, and supposing it performs the same actuation as gate signal line (1) 12, since it is as the same as there is no transistor of 17i at the time of a gradation L display, in the case of Gradation k, the current which flowed to the source signal line 11 will flow to EL element 16 as it is. The source signal-line current value at this time is  $I_L$ .

[0109] On the other hand, at the time of a gradation k display, the current which flows EL element 16 serves as half to the current value which flows to the source signal line 11. Therefore, in order to pass the current  $I_k$  required for EL element 16, the amount of currents of  $I_k \times 2$  is needed for a source signal line.

[0110] If this approach is used, since it is  $I_L = I_k \times 2$  and the same current value  $I_L$  can be used with Gradation k and Gradation L, it is possible to reduce the number of required current sources. Gradation 0-P operates transistor 17j, and with P+1 or more gradation, by always making it non-switch-on, as the flowing current shows the source signal line 11 to each gradation as the continuous line (252, 253, 254) of drawing 25 , it changes. It is possible to become possible to become the same current value to two gradation, and to reduce the number of required current sources, and to make the chip area of a source driver small at more than current value  $I_{p+1}$ .

[0111] Moreover, since the minimum value of a current value which flows to the source signal line 11 compared with the conventional example (dotted line 251 of drawing 25 ) becomes large, effect of the wave provincial accent by the stray capacity which is parasitic on the source signal line 11 can be made small, and it can write in in a shorter horizontal scanning period.

[0112] In the gradation which can fully write in compared with a low brightness field even if it compares, when writing in by increasing a source signal-line current several times in all gradation, as carried out with the gestalt 10 of operation If it is a larger current value than the time of gradation 1 display even if it reduces the scale factor to EL current of the current passed to a source signal line, write-in time amount does not run short and it can write in in the same horizontal scanning period. There is an advantage that a low-power drive is possible, by lowering rather the current value passed to the source signal line 11.

[0113] Although the example which made the same channel size of Transistors 17a and 17i, and doubled the current value explained in the above explanation, a scale factor is adjusted 3 times, 10 times, etc., and the same effectiveness is acquired by changing so that two gradation may enter to the same source current value with the relation of the current value which flows to gradation and a source signal line like the continuous lines 252 and 254 of drawing 25. It is so desirable that the inclination of the dotted line shown in the conventional example is large to enlarge a scale factor. Moreover, when an inclination is large, from the gradation 0 to the gradation P may be used for making 4 times and from the gradation P+1 to Q into 1 time with twice and Q+1 or more gradation etc. combining two or more two or more scale factors.

[0114] In order to perform such actuation, it is necessary to transistor 17j of conventional drawing 18 to carry out at least two different actuation according to input gradation. Therefore, like drawing 26, the scale-factor modification means 343 is established, the output, gate signal line (1) 345, and AND are taken, and it inputs into the gate of transistor 17j. It is possible to pass the current value of a scale factor which transistor 17j will always be in non-switch-on in P+1 or more gradation with outputting high level below with the gradation P since transistor 17j of the scale-factor modification means 343 is a P channel in this drawing 26, and outputting a low level in P+1 or more gradation, serves as a source signal-line current = EL element current, and is different with below the gradation P with the ratio of the channel size of Transistors 17j and 17a.

[0115] The current passed to the source signal line 11 passes a predetermined current, when one is chosen with the current change means 342 with the input video signal 341 among two or more current sources 344 and the power-source change means 19 chooses a current source. In this drawing 26, in order to prevent a black float at the time of gradation 0 display, it is considering as the configuration which used the voltage source 18, but since the effectiveness of this invention with a voltage source 18 of it not being concerned nothing but reducing the number of current sources 344 is not influenced, you may not be.

[0116] (Gestalt 13 of operation) When impressing the electrical potential difference which expresses black at the beginning of a horizontal scanning period to a source signal line in the display device which performs a black display when a current value is the lowest, and preventing the black float by the brightness rise at the time of a black display, it is checking whether it being able to change from a black condition to a predetermined current value within a horizontal scanning period, and can judge whether write-in lack has taken place.

[0117] The relation of the time amount taken for drawing 27 to change to the current which flows at a source signal line in the case of the value of a certain source signal-line capacity, and its current value to the source signal line in a black signal condition is shown. The time amount which change takes becomes long, so that a source current value is small. Since the time amount which change takes is expressed with  $t = \text{valve flow coefficient} / I$  in  $t$  and source signal-line capacity when  $C$  and a source current value are set to  $I$  and this sets a source signal level to  $V$ , when  $I$  is small, it is because  $t$  becomes large. Furthermore, a source signal level falls as the source signal current becomes large, when drive transistor 17a is a P channel transistor, as shown in drawing 2. A fall rate is decided by the gate voltage of transistor 17a, and relation of the current between source drains. Thereby, if Current  $I$  becomes small, since an electrical potential difference  $V$  becomes large, time amount required to change to a predetermined current will become long quickly compared with the rate of current reduction. Therefore, a curve like drawing 27 will be drawn.

[0118] When three currents which are different in drawing 28 are passed to a source signal line, the temporal response of the rate to a predetermined current is shown. Supposing there is relation called  $I1 < I2 < I3$  in three currents  $I1$ ,  $I2$ , and  $I3$  here, after time amount  $t1$ , it will change to about 80% by  $I1$  88% 95% by  $I3$   $I2$ .

[0119] It is shown to what percent of the predetermined current values it has changed to drawing 29 to each source current markup force after 65 microseconds (source signal-line capacity is 40pF). It turns out that a write-in rate increases exponentially.

[0120] If EL current (output current) is measured in such a condition, using 1 horizontal-scanning period as 65 microseconds It does not become proportionality to a source signal-line current (input current) like drawing 30. When the rate that the output current becomes smaller than a predetermined value as for low current increases and gradation is set up at equal intervals to an input current, variation becomes large as the brightness (it is proportional to the output current) obtained changes gently in the gradation near black as the gamma correction started, and it becomes white.

[0121] Thus, in no gradation, it is necessary to write in so that it may write in predetermined brightness, it is not necessary to prepare time amount, and since brightness increases exponentially gently like drawing 30 when the current values of each gradation are regular intervals, when lamp display of the whole floor tone is carried out, the gamma curve to which input signal on-the-strength pair brightness is proportional to the 2.2nd power can be approached, and display grace can be raised.

[0122] Drawing 31 shows the configuration of the gate driver which prepared the function for changing write-in time amount. When the gate enabling pulse generation section 412 is formed and an enabling pulse is outputted, the transistors 17c and 17g (transistor on the path of a source signal line and a drive transistor) of the gate signal line (1) shown in drawing 2 can shorten write-in time amount by considering as non-switch-on in all lines. The approach of changing frame frequency besides this approach, establishing a blanking period for every frame, and adjusting write-in time amount may be used.

[0123] Television using the gestalt of operation of this invention is shown in drawing 10. It has the function to adjust a gamma property by changing the gate enabling pulse generation section 412 of drawing 31 with an adjustment device 42, and changing enabling pulse width.

[0124] Moreover, the external change means 413 is established, and as the pulse width of a gate enabling pulse is made to change by change, a gamma curvilinear adjustment function may be prepared.

[0125] (Gestalt 14 of operation) If enabling pulse width is enlarged by drawing 31, write-in time amount will become short and the current value written in will become small, to a predetermined current value. For example, in drawing 28, about a current value  $I_3$ , if the "on" period of a sink and a gate signal line (1) is set to  $t_2$ , it will become a source signal line with 50% to a predetermined current value, and brightness is reduced by half. On the contrary, time amount which enlarges a source signal-line current and change takes to the current which flows to a display device by making into non-switch-on the transistor connected [ as opposed to / beforehand / predetermined brightness ] to the source signal line in the current value by the time amount to which the sink and the source signal line reached predetermined brightness from the black condition in the large value at the source signal line was able to be carried out early.

[0126] (Gestalt 15 of operation) As an approach of enlarging the amount of currents which flows to a source signal line compared with the amount of currents which flows to an EL element, a 1-pixel configuration like drawing 32 can be considered.

[0127] A different point from old invention does not make the current  $I_e$  passed corresponding to display gradation several times (about 3 to 20 times), but the value of the minimum current value is made into about several times over the past, and gradation increment is considering as the same augend as usual henceforth. That is, the current  $I_s$  which flows to a source signal line becomes the sum of the Current  $I_e$  and the bias current  $I_b$  corresponding to display gradation. A bias current  $I_b$  takes a 20 or less times [ of the minimum value of Current  $I_e$  ] value 3 or more times here.

[0128] With this configuration, the number of the transistors per pixel is four, and it is advantageous at the point to which a source signal-line current value can be made to increase, without making the number of transistors increase unlike the gestalt of other invention.

[0129] The actuation in the pixel configuration of the gestalt 15 of this operation is explained using drawing 32 and drawing 33. When writing a signal in a pixel from a source signal line, as shown in drawing 33 (a), gate signal line (1) 422 make a transistor switch-on, and in order that the bias control line 428 may make a transistor non-switch-on, to transistor 421 for drive a, the current of the same  $I_e + I_b$  as the amount of currents which flows to the source signal line 420 flows.

[0130] In the period which makes EL element 16 emit light, as shown in drawing 33 (b), Transistors 421b, 421c, and 421f operate.

[0131] As the timing chart of drawing 34 shows the period of (a) and (b) in drawing 33, when it sees by the pixel of a certain line, the period of (a) is a period of  $1/(\text{scan line count})$  following among one frame, and the periods of (b) are the remaining periods. For every line, the period of (a) is arranged so that it may not lap within a frame.

[0132] In the period of (b) in drawing 33, the current which flows drive transistor 421a is  $I_e + I_b$  corresponding to the charge memorized with storage capacitance 426 in the period of (a). Among those, supposing the current value of a current source 429 is a bias current  $I_b$ , Current  $I_e$  will flow to EL element 427, and it will become possible at it to pass the current according to gradation to an EL element.

[0133] At the time when the current value which flows to a source signal line is the smallest, it is the case where Current  $I_e$  is the minimum value, and that what is necessary is just to set a value to the extent that a current value can change to a predetermined current enough between periods (a) at this time to a bias current  $I_b$ , if source signal-line capacity is about 20pF, and there are about 10 times from 8 of the minimum value of Current  $I_e$ , it can operate. Thereby, the drive of 1 horizontal-scanning period is attained in 75 microseconds.

[0134] With the configuration of drawing 32, when EL elements 427 are organic electroluminescence devices since a reverse current (reverse bias current)  $I_b$  flows according to a current source 429 to EL element 427 as the current of a source signal line is shown in drawing 33 (a), in case it is crowded for a pixel, it becomes possible like [ at the time of impressing reverse voltage ] to make late electrochemical degradation by the oxidation reduction reaction of an organic molecule etc. The energy diagram of the three-layer mold organic light emitting device which becomes drawing 35 from an anode plate / electron hole transportation layer / luminous layer / electron transport layer / cathode is shown. The behavior of the positive/negative carrier at the time of luminescence is expressed with drawing 35 (a). An electron hole is also injected into the electron hole transportation layer 453 from an anode plate 454 at the same time an electron is injected into an electron transport layer 451 from cathode 450. The poured-in electron and an electron hole are moved to a counter electrode by impression electric field. In that case, into an organic layer, a trap is carried out or a carrier is accumulated by the difference of the energy level in a luminous layer interface like 455.

[0135] If space charge is accumulated into an organic layer (an electron transport layer 451, a luminous layer 452, electron hole transportation layer 453), causing the fall of brightness and the rise of the driver voltage at the time of a constant current drive by deterioration of membranous quality is known for the radical anion molecule or radical cation molecule with which it was oxidized or returned and the molecule was generated being unstable (AppliedPhysics Letters, Vol.69, No.15, P.2160-2162, 1996). In order to prevent this, device structure is changed or reverse voltage is impressed.

[0136] Since a reverse current is impressed in a period (b), the electron and electron hole which were poured in are drawn out to cathode and an anode plate, respectively. Thereby, the space charge formation in an organic layer is canceled, and it becomes possible to lengthen a life by suppressing electrochemical degradation of a molecule.

[0137] In addition, also in the multilayer mold component more than a four-layer mold, and the component below a

two-layer mold, although drawing 35 explained the three-layer mold component, since it is the same, it becomes possible [ it not being based on the number of layers, but lengthening a life according to the gestalt 15 of this operation ] for electrochemical degradation of the organic film to take place by the electron and electron hole which were poured in from the electrode. Since electrochemical degradation of a molecule is similarly produced in the component which mixed two or more ingredients with one layer, it is effective.

[0138] Even if the description in this invention gives the function to pass the bias current for preventing the wave provincial accent by the stray capacity which gives the function which prevents degradation of an organic molecule in this way, and is parasitic on a source signal line, it is being able to display, without making a transistor count required for each pixel increase compared with the configuration shown in drawing 2 . That is, since that it is not necessary to increase the number of the transistors for passing a reverse current does not need to lower the numerical aperture of each pixel of a display, it serves as an advantage.

[0139] In addition, gate signal line (1) 422 and the bias control line 428 also have the advantage that it is not necessary to increase the function of a gate driver for reverse current impression that what is necessary is just to make it operate by gate signal line (1) 12 and gate signal line (2) 13, and identity operation of drawing 2 , respectively.

[0140] (Gestalt 16 of operation) Drawing 36 shows the gestalt of operation of the 16th of this invention. The ratio of a current which flows the current which flows from transistor 461 for drive a by the ratio of the resistance of a sink, a load, and an EL element to the EL element to the current which flows to transistor 461a for a drive can be changed to EL element 467 and a load 468.

[0141] Moreover, the ratio of a current which flows to an EL element may be changed by changing the electrical potential difference of gate signal line (3) 464, and changing the resistance of transistor 461e.

[0142] For example, the current value which flows to an EL element to the current value which flows to the source signal line 460 by setting the ratio of resistance as a certain value for a load 468 as a load of diode characteristics can be changed like EL element 467. for example, 10 times of the current whose ratio of resistance of a load 468 and resistance of EL element 467 is 1 to 9 and on which a source signal-line current will flow an EL element if it becomes — being needed . As drawing 23 (b) showed, even if there is about 25pF of source signal lines from 20 by this compared with the former, the display of 1 horizontal-scanning period is attained in 75 microseconds.

[0143] Moreover, if it changes as the current value of a source signal line shows by 491 of drawing 38 to gradation when a load 468 is used as the load of resistance so that it may have a current potential property as shown in drawing 37 , the current which flows to an EL element will increase, as shown in 492 of drawing 38 to gradation.

Since the electrical potential difference concerning a load 468 and EL element 467 is equal, the current value of an EL element is determined by the ratio of a current to the same electrical potential difference and the resistance of an EL element changes with current values (gradation), an EL element serves as a nonlinear property as shown by 492 of drawing 38 . As gradation, it becomes a form near a gamma curve by using the field below N of drawing 38 , and a gamma correction is possible. Thereby, the minimum unit width of face of a current source has constraint, and even when brightness change cannot be made small to the gradation of a black field, the gradation pair brightness property of having met the gamma curve can be acquired.

[0144] In addition, although it is possible to control the period when a current flows for an EL element and a load by drawing 36 according to an individual, you may make it control identically like drawing 39 .

[0145] Drawing 40 is a pixel configuration at the time of enabling it to change the value of a load 468 with the external adjustment device 501. Since the ratio of resistance with EL element 467 changes by changing the value of a load 468, accommodation of brightness is attained. Moreover, when a load 468 is a load of resistance, since the gradation property curve to the EL element of drawing 38 changes, gamma adjustment, contrast adjustment, etc. are possible.

[0146] The external adjustment device 501 can prepare the function which installs outside in the form of the carbon button for a setup of an indicating equipment etc., and can be adjusted to television of drawing 10 , the Personal Digital Assistant of drawing 8 , the video camera of drawing 41 , the digital camera of drawing 42 , etc. at a user. Of course, a user sends as a command and may enable it to adjust according to the screen displayed. The control carbon button 518 of drawing 41 and the carbon button 525 of drawing 42 are used for an external adjustment device.

[0147] (Gestalt 17 of operation) Drawing 1 is drawing having shown the pixel configuration of the display by the gestalt of operation of the 17th of this invention. Compared with the pixel configuration of drawing 2 , it differs in the gestalt 1 of operation at the point which added the transistor 538 and the electrical-potential-difference charge line 537.

[0148] In order to change the current value which flows to transistor 17a for a drive with the configuration of drawing 2 , it is necessary to change the gate potential of transistor 17a for a drive from the source signal line 11 or EL power-source line 15 by accumulating a charge in the both ends of storage capacitance 14. Since the current which flows from the luminous efficiency of the present EL element to a source signal line is below several microA, transistor 17a for a drive is in the high resistance condition. Therefore, supplying a charge required in order to change a source signal-line electrical potential difference through transistor 17a for a drive takes time amount.

[0149] Then, in order to change a charge from EL power-source line 531 to the source signal line 532, without letting transistor 539a for a drive pass Add a transistor 538 and the electrical-potential-difference charge line 537, and an electrical-potential-difference charge line is controlled about 7 microseconds from 3 microseconds at the beginning of a horizontal scanning period. The transistor 538 was made into the low resistance condition compared



with transistor 539a for a drive, and a comb and potential change were already conventionally made quick for supply of the charge from EL power-source line 531 to the source signal line 532.

[0150] The applied-voltage wave of gate signal line (1) 534, gate signal line (2) 535, and the electrical-potential-difference charge line 537 was shown in drawing 43. In addition, although a P type transistor explains in this explanation, the sense of a current is made into hard flow also with an N type transistor, supply voltage and ground potential are replaced in accordance with it, the sense of an EL element is reversed, and it becomes realizable by reversing the electrical potential difference supplied at drawing 43.

[0151] Gate signal line (1) By 534, when the transistors 539b and 539c for a drive are switch-on, the potential of the electrical-potential-difference charge line 537 is changed, and it is made to change with the charges to which the potential of a contact 530 is mainly supplied through a transistor 538. The gate voltage pair drain current characteristic of a transistor 538 is made to adjust the potential of the period 541 of the electrical-potential-difference charge line shown in drawing 43 that the current which flows to a transistor 538 should just be the range below 10 or more-nA 1microA at this time.

[0152] Although the die length of a period 541 depends a transistor 538 on the flowing current value, it is 7 microseconds at the time of 10nA, and it may be [ a period ] short, and when 1microA Flowing, there should just be about 3 microseconds, as a current value increases.

[0153] By the above configuration, source signal-line capacity became able [ period ] to display predetermined gradation by 30pF, when a horizontal scanning period is 75 microseconds.

[0154] (Gestalt 18 of operation) Drawing 44 shows the gestalt of operation of the 18th of this invention. It is the description to have formed the auxiliary capacity 550 in storage capacitance 556 and juxtaposition. In addition, the transistor 558 is connected to a serial at the auxiliary capacity 550.

[0155] If the impedance of a capacitor sets a frequency to  $f$  and sets capacity to  $C$ , it is expressed with  $1/(2\pi fC)$ , and an impedance will become low, so that a frequency is high and capacity is large. Then, an impedance is lowered, from EL power-source line 551, it is [ a current ] sink-easy to the gate of transistor 559a for a drive, it is made [ storage capacitance is enlarged, ] it, and it could be made to make potential change easy. On the other hand, when auxiliary capacity is enlarged, there is a problem to which the time constant by the resistance of the appearance of the transistor for  $x$  (storage capacitance + source line capacity) drive by the time potential change of a source signal line finishes completely becomes large.

[0156] Then, storage capacitance was not made to increase, but auxiliary capacity was prepared in juxtaposition at storage capacitance, and it starts, and as the transistor 558 was formed in auxiliary capacity and a serial and it could control by the capacity control line 557, only the falling period drove by the wave with a high frequency shown in drawing 45, so that effectiveness might show up.

[0157] It turned out that the time of 10 or less microseconds is the most effective 5 microseconds or more, and that a transistor 558 serves as an "on" period starts, and falling time amount is improved about 10 microseconds. Moreover, auxiliary capacity is effective so that it is large, but since there is also balance with pixel size, what is necessary is just about at most 4 times.

[0158] (Gestalt 19 of operation) Drawing 46 is drawing having shown the circuitry for lowering the resistance between the source signal line 571 in a current mirror configuration, and EL power-source line 575. It is the description of invention of the 19th of this invention to have established the path which can pass a current to a source signal line to the pixel configuration of current KOPIA shown in drawing 57 to transistor (EL drive transistor) 577c for a drive which passes a current to an EL element. In the circuit of the conventional current mirror configuration, two source [ of the transistor for a drive ] or drain sides differ in that it is not connectable.

[0159] Actuation is explained using drawing 46 and drawing 47. The ratio of the channel width/channel length of two transistors 577a and 577c for a drive is set to  $X$  to 1 here.

[0160] In the 1st period of drawing 47, Transistors 577b, 577d, and 577e will be in switch-on ( drawing 48 (a)). Since the gate voltage of two transistors 577a and 577c for a drive is common, the ratio of a drain current which flows to each is set to  $X$  to 1. When a current required for EL element 576 is set to  $I$ , the source signal-line current value which needs to be passed at this period is  $I(X+1)$ .

[0161] Next, let un-flowing and transistor 577f be switch-on for transistor 577e in the 2nd period ( drawing 48 (b)). If the current passed to the source signal line 571 is set to  $XI$ , to transistor 577f for drive a, the current of  $XI$  will flow like the 1st period, and the current of  $I$  will flow to transistor 577f for drive c.

[0162] If it enters at the next horizontal scanning period and becomes a non-choosing line, the 3rd period will come and it will become like drawing 48 (c). A current flows [ in the 1st and 2nd period ] through transistor 577c for a drive to EL element 576 with the charge stored in storage capacitance 578. the current which flows at this time is almost the same, if the thing to depend on the 2nd period and gate signal line and which it runs, and it comes out and a charge changes is disregarded.

[0163] Compared with the pixel of the conventional current mirror structure, it becomes easy to carry out the charge and discharge of the charge of source signal-line capacity by the ability passing a big current compared with  $I$  and  $XI$  (conventional value)  $(X+1)$  in the 1st period. This effectiveness becomes remarkable when  $X$  is small, and in  $X=1$ , a twice [ over the past ] as many current as this will be passed. Moreover, if the value in the former and the 2nd period is set to  $R$ , in the 1st period, since  $R$  is connected to 2 juxtaposition and it is in sight, the resistance between EL power-source line 575 and the source signal line 571 can become  $R/2$ , it can depend and start to a time constant with stray capacity (or falling), and can shorten time amount to about one half.

[0164] Since predetermined gradation can be written in within a horizontal scanning period by this even if it makes  $X$



small compared with the conventional configuration, size of the transistor for a drive with the large size of a basis can be small carried out to even if compared with a switching transistor, and it is effective in gathering the numerical aperture which is a pixel. It is effective in the life of an EL element being extended by the increment in a numerical aperture, since the current density to each gradation falls.

[0165] (Gestalt 20 of operation) Drawing 49 shows the gestalt of operation of the 20th of this invention. Differing from the configuration of drawing 18 is the point which made the gate signal line three.

[0166] Each gate signal line is driven to the timing shown in drawing 50. It is divided in a line selection period and a \*\*\*\* selection period, and a line selection period is further divided into the 1st period and 2nd period.

[0167] In the 1st period, since the transistor connected with gate signal line (1) 592 and (3) 594 will be in switch-on, to the source signal line 591, a current flows through two transistors 597a and 597i for a drive from EL power-source line 595. the ratio of the channel width/channel length of two transistors 597a and 597i for a drive — one pair (X-1) — carrying out (X being the two or more natural numbers) — since the current which flows to transistor 597a for a drive is I, if the current of XI is passed to the source signal line 591, the current of I will flow to EL element 598 at a limping gait non-selection period.

[0168] Here, change of the threshold voltage and mobility of the transistors 597a and 597i for a drive changes the ratio of a current which flows to each transistor. For example, it changes like 0.9 I pair (X-0.9) I. Thereby, the current which flows to EL element 598 also changes according to change of the current which flows to transistor 597a for a drive. Therefore, dispersion in brightness occurs by dispersion in the current-voltage characteristic of the transistor for a drive of 597a and 597i.

[0169] Then, the 2nd period is established at a line selection period, and it is made not to pass a current to transistor 597i for a drive with the gestalt 20 of this operation, because transistor 597j impresses a non-flowing signal to gate signal line (3) 594 in the 2nd period. Furthermore, the current value I which flows when dispersion in a transistor is disregarded in the 1st period to the source signal line 591 is passed. Since the current of I flows in the 2nd period by this even if only 0.9I flows to transistor 597a for a drive in the 1st period, it becomes possible not to be based on dispersion in the transistor for a drive, but to pass Current I. Similarly the current which flows to EL element 598 is not depended on dispersion, but if the input source current is the same, the same current flows and dispersion in brightness can be reduced. Similarly, even if it 1.1I Flows to transistor 597a for a drive in the 1st period, it can adjust so that the current of I may be passed in the 2nd period.

[0170] In order to pass the large current value of XI compared with the usual I in the 1st period, the resistance of the appearance of the transistor for a drive becomes small, and since the charge-and-discharge period which source signal-line capacity takes becomes short, electrical-potential-difference change of a source signal line also becomes quick.

[0171] This approach makes the current passed to a source signal line by using at least two transistors for a drive increase, and has the advantage that brightness dispersion by dispersion in the current-voltage characteristic of two transistors for a drive can be reduced by making electrical-potential-difference change quick and establishing the 2nd period unlike a current mirror configuration.

[0172] In order to manufacture EL display device of this invention, the array of TFT is first formed on a substrate at a desired configuration. And by the spatter, membranes are formed and patterning of the indium stannic acid ghost (ITO) which is a transparent electrode as a pixel electrode on the flattening film is carried out. Then, the laminating of an organic electroluminescence layer, the electron injection electrode, etc. is carried out.

[0173] In addition, metals, such as not only ITO but gold, a zinc oxide (ZnO) and an indium oxide-zinc oxide (In<sub>2</sub>O<sub>3</sub>-ZnO), and aluminum to which the film was produced by 100nm or less, and the permeability to the light became high, may be used as a transparent electrode.

[0174] What is necessary is just to use the usual polycrystalline silicon TFT as TFT. TFT is prepared in the edge of each pixel and the magnitude is about 10-30 micrometers. In addition, the magnitude of a pixel is about 20micrometerx20micrometer-300micrometerx300micrometer.

[0175] The wiring electrode of TFT is prepared on a substrate. There is a function for a wiring electrode to have low resistance, to connect a hole impregnation electrode electrically, and to hold down resistance low, and generally, that wiring electrode is not restricted to this ingredient in this invention, although the thing containing any one sort of aluminum, aluminum and transition metals (however, Ti is removed), Ti, or the titanium nitride (TiN) or two sorts or more is used. What is necessary is just to usually set it to about 100-1000nm as thickness of the whole which combined the hole impregnation electrode and the wiring electrode of TFT used as the substrate of EL structure, although there is especially no limit.

[0176] An insulating layer is prepared between the wiring electrode of TFT, and the organic layer of EL structure. Insulating layers may be any as long as the paint film of resin system ingredients, such as what formed inorganic system ingredients, such as silicon oxide of SiO<sub>2</sub> grade and silicon nitride, with a spatter or vacuum deposition, a silicon oxide layer which formed by SOG (spin-on glass), a photoresist, polyimide, and acrylic resin, etc. has insulation. Polyimide is desirable especially. Moreover, an insulating layer also plays the role of the anticorrosion and the waterproof film which protects a wiring electrode from moisture or corrosion.

[0177] Thus, in the manufactured indicating equipment, the light generated from the organic layer is taken out from a transparent electrode and the substrate with which the transistor was produced outside.

[0178] So, since an optical ejection area will become small if X is enlarged and the transistor size for a drive of 597i becomes large in order to gather drawing speed, in order to make luminescence reinforcement per pixel the same, it is necessary to make brightness increase. This means enlarging current density passed to an EL element. The life of

an EL element will become short if current density increases. Therefore, in order to prolong a life, current density is decreased, that is, the size of a transistor needs to make it as small as possible.

[0179] On the other hand, X will be made small, the current passed to a source signal line decreases, and it becomes easy to be influenced of stray capacity to make size of the transistor for a drive small.

[0180] It considers as the approach of making only X small, without changing the current value passed to the source signal line 591, and there is a method of performing a brilliance control by changing the transistor 597d flow time amount connected to EL element 598.

[0181] For example, when writing in by  $X=3$ , there is the approach of taking out the same brightness with the transistor of  $X=2$ . The explanation is described below.

[0182] If the current passed to EL element 598 is set to I at the time of  $X=3$ , since it is necessary to pass the current of I to transistor 597 for drive a, the current of 2I flows to transistor 597 for drive i, consequently a current required for the source signal line 591 is set to 3I in the 1st period, and is set to I in the 2nd period.

[0183] If the same current is passed to the source signal line 591 in the 1st period when transistor size is made small as  $X=2$ , in the 1st period, the current of every 1.5I will flow to the transistors 597a and 597i for a drive. In the 2nd period, in order to pass the same current as the 1st period to transistor 597a for a drive, the current of 1.5I is passed to the source signal line 591. Consequently, the current of 1.5I flows to EL element 598. Although brightness becomes 1.5 times compared with the time of  $X=3$  now, it is making a transistor 597d "on" period into 1/1.5 compared with drawing 50, and it becomes possible to obtain the same brightness.

[0184] If the ratio of (channel width)/(channel length) is made into 1: (Y-1) ( $Y < X$ ) and the current value passed to a source signal line in the 1st period is generally made the same, [ of two transistors 597a and 597i for a drive ] The source signal-line current in the 2nd period can obtain the same brightness to different transistor size for a drive by making X/Y time flow and a transistor 597d "on" period into conventional Y/X. The wave is shown in drawing 51.

[0185] Consequently, since the current augend between gradation becomes large in the 2nd period at that it is hard coming to win popularity the effect of stray capacity since need current density becomes low by the increment in the luminescence area within each pixel since transistor size can be made small, and reinforcement's being carried out and the current passed to a source signal line in the 2nd period become large further, and coincidence, an advantage, like the large output margin of the current source created by the source driver can be taken is born.

[0186] While making it change to source potential to which the current which passes transistor 597a for a drive to an EL element in the 1st period flows, in the 2nd period, source potential is changed by property dispersion of the transistor for a drive of 597a and 597i. Therefore, since the 2nd period can change even if it is short compared with the 1st period, it should just have 5% - about 20% of die length of the 1st period.

[0187] Although it is the relation between X and Y, and what is necessary is just  $Y < X$ , as Y becomes small, the current which flows to EL element 598 becomes larger (in order to flow X/Y times). Moreover, the electrical potential difference concerning EL element 598 also rises. Although the amount of currents which flows by 1 inter-frame is not changeful since the period which flows although the amount of currents increases X/Y time serves as Y/X, the part and power consumption to which an electrical potential difference rises increase.

[0188] On the other hand, although it becomes the trade-off with power consumption and a life since a life will be further prolonged if a reverse bias electrical potential difference is impressed to EL element 598 when transistor 597d is non-switch-on further, that there is an advantage to which a life extends, and since current density falls, as for Y, it is desirable that it is 1/5 or more [ of X ].

[0189] Since the difference of the current value between each gradation becomes large, the above invention has the advantage which can enlarge the allowed value of dispersion in the current source output corresponding to each gradation again.

[0190] Even if the capacity value which is parasitic on a source signal line by using the above invention is 25pF, a horizontal scanning period is able to write in in 65 microseconds, and little display of a flicker is possible.

[0191] Drawing 8 attaches a demodulator, an antenna 181, and a carbon button 184 in the display 182 which used at least one gestalt among the gestalten of operation of this invention, and is taken as a case 183 being at a Personal Digital Assistant. Also in the low current consistency, since it was possible to pass a convention current value to a display device, the low power drive was attained.

[0192] Drawing 10 attaches the video-signal input 46 and the video-signal processing circuit 44 in the display 41 which used at least one gestalt among the gestalten of operation of this invention, and is taken as a case 47 being at television.

[0193] Drawing 52 prepares a quantity of light accommodation function in the display which used at least one gestalt among the gestalten of this invention, and shows the example of installation at the time of using as lighting. In drawing 52 (a), two examples are shown, for example, as shown in 631, this display is installed in head lining etc., an adjustment device 634 is formed in a wall etc., and the function in which the quantity of light is adjusted is prepared. At this time, the brightness for every pixel may be changed with the value of the adjusted quantity of light, and you may make it change by adjusting the number of lighting and astigmatism LGT pixels, and these two combination is sufficient.

[0194] It is difficult to form an about 100nm thin film to homogeneity at a large area, when the whole surface of a lighting system is formed as one display device using an organic light emitting device, for example, when a pinhole is formed or dispersion in thickness occurs at the time of vacuum deposition, the effect appears in all viewing areas. Since the part from which resistance differs occurs, unevenness tends to come especially out of formation of the section by breakaway of a pinhole and a cathode metal non-switching on the light. Moreover, if the part which at

least one cathode and an anode plate touch occurs, the whole will serve as an astigmatism LGT.

[0195] However, if the active-matrix structure by this invention is taken, the defect by film formation is only influenced [ 1 pixel / which the defect generated ], when using as a lighting system, a remarkable brightness fall will not be generated, but it will become possible to raise the yield.

[0196] In addition, the lighting system using the display of this invention may be installed like a curtain to an aperture 632 like 633. For example, a take-up motion is formed in the aperture 632 upper part, in taking in outdoor daylight from an aperture, it winds up in the upper part, and when protection from light is required, a display is rolled round and it pulls out from the section so that an aperture may be started. Furthermore, it is able to make it to use as lighting by switching on the light in order to raise the illuminance of rooms, such as night. For this reason, the substrate of an indicating equipment is realizable if formed with flexible ingredients, such as plastics. Moreover, it is realizable if the alloy of said ingredient and lithium uses further the aluminum used as an electrode, being magnesium, silver and those alloys alloys, and that permeability is low in the light also about a protection-from-light function. By thickening thickness of an electrode, permeability can be further made small. However, membrane formation time amount becomes long, and by the forming-membranes method by vacuum deposition, since it becomes easy to come out of the effect of the reverse spatter of the organic layer by spatter energy even when the damage by radiant heat occurs to an organic layer or it carries out by the spatter, it can do only to the thickness of about 400 to 500nm actually. Therefore, a protection-from-light function may be prepared in a substrate, an ingredient like a black matrix is formed in the reverse side of the optical ejection side of a display device, and there is a method of raising a protection-from-light function. The block diagram which realizes lighting by this invention to drawing 52 (b) is shown. What is necessary is just to make it output from the data transfer section 636 as data inputted into a source driver in accordance with the quantity of light directed with an adjustment device 634.

[0197] In addition, although drawing 52 shows the example installed in head lining or an aperture, you may install in all locations, such as not only this but a wall, and a floor.

[0198] Moreover, in the gestalt of operation of this invention, the source driver 71 and gate driver 70 of drawing 61 may be formed in the glass substrate of a display using low-temperature polish recon. Or the source driver 71 and a gate driver 70 may be created as a semiconductor circuit, and you may combine with a display panel. Moreover, the approach of forming one driver in the glass substrate of a display by low-temperature polish recon, forming another side as a semiconductor circuit, and combining with a display panel may be used.

[0199] Although the example of a circuit using at least two drive transistors as an approach of changing the rate of the current value which flows to a source signal line among the gestalten of operation of this invention, and the current value which flows to an EL element was shown in drawing 18 The same effectiveness is acquired even if it arranges the arrangement location of transistor 17j, as transistor 17d showed one of two transistors for a drive, 17a and 17i, at drawing 53, drawing 54, or drawing 55 that what is necessary is just to make it a configuration which does not pass a current at the time of a flow. Moreover, if it is the configuration that it is not concerned with these drawings but the above-mentioned purpose is attained, the insertion location of transistor 17j is arbitrary, and good.

[0200] Although this example explained by making the transistor of a P channel into an example as a switching element, it is realizable similarly with the transistor of an N channel, or its combination. For example, when an N channel transistor is used for the electrical-potential-difference value made to impress to gate signal line (1) 12 and gate signal line (2) 13 in the pixel configuration shown in drawing 2 That what is necessary is just to put in the reversal signal of the signal of a P channel transistor if it thinks with a logic level It is possible to realize similarly by making reverse the sense which passes a current about a current source 10, and making low the electrical potential difference supplied from EL power-source line 15 compared with terminal voltage with the reverse power-source change means 19 of a current source 10. That is, the purpose of carrying out the charge and discharge of the charge of the stray capacity 20 which the sense of a current and the relation of potential are only reversed, and exists in the source signal line 11 early is because it is the same.

[0201] Moreover, drawing 56 is shown as an example of a configuration of changing a current ratio in the case of an N channel transistor.

[0202] Moreover, although explained in the pixel configuration of dynamic current KOPIA, in the pixel of a current mirror configuration as shown in drawing 57, this invention can be carried out similarly. In a current mirror configuration, at the time of line selection, transistor 177d is made into switch-on, and 177b is made into non-switch-on. According to a current source 170 In order to perform actuation of passing the current according to gradation through EL power-source line 175, Transistors 177a and 177d, and the source signal line 171, When stray capacity exists in the source signal line 171, in a low current field, the technical problem that it is difficult to perform the charge and discharge of the charge which accumulated in stray capacity is the same at the time of the current value change of a current source 170. Therefore, the effectiveness that drawing speed becomes quick can be acquired by operation of this invention.

[0203] It is realizable by adding Transistors 177m and 177n changing the current passed to a source signal line, and the current value passed to an EL element, as shown in drawing 58, connecting gate signal line (1) 172 to a 177n gate electrode, and changing the channel size of Transistors 177m and 177a.

[0204] Moreover, it becomes possible to change the ratio of a source signal-line current and the current which flows to an EL element for every display gradation by choosing either of those which always perform un-flowing or the same actuation as gate signal line (1) 172 for a transistor 177n gate terminal according to gradation not by gate signal line (1) 172 but by making it become independent and controlling.

[0205] Since the current value passed to a source signal line can be enlarged by this, it is possible to carry out a current value change early.

[0206] Although explained by the transistors 17b, 17c, 17d, 17j, 177b, 177d, and 177n used as a switching element in this invention making a thin film transistor an example, the same effectiveness is acquired even if it uses not only a thin film transistor but a varistor, a thyristor, ring diode, a thin-film diode (TFD, MIM), etc.

[0207] Moreover, although the EL element explained as a display device, organic electroluminescence devices, an inorganic electroluminescent element, light emitting diode, etc. may be used.

[0208] Furthermore, it is applicable also to light modulation panels, such as liquid crystal, for example. What is necessary is just to let EL element 16 be a liquid crystal layer in drawing 2.

[0209] A configuration as similarly shows an EL element to drawing 59 (a) as a pixel configuration for making it drive with a current value is also considered. As for differing from drawing 18, it is just going to connect the switching transistor with the power-source line instead of an EL element.

[0210] Hereafter, the actuation in the pixel configuration of drawing 59 (a) is explained.

[0211] Gate signal line (1) Let Transistors 17c, 17b, and 17j be switch-on by 391. Furthermore, let transistor 17d be non-switch-on by gate signal line (2) 392. The electrical potential difference which responded to storage capacitance 14 so that it might become the value to which the sum of a current which flows to the transistors 17a and 17i for a drive becomes the same as a source signal-line current value is memorized. The ratio of a current value which flows to the transistors 17a and 17i for a drive is determined by the ratio of the die length of a channel, and the ratio of the width of face of a channel.

[0212] Next, by actuation of gate signal line (1) 391 and (2) 392, non-switch-on and transistor 17d is made into switch-on for Transistors 17c, 17b, and 17j, and a current is passed from EL power-source line 393 to transistor 17a for a drive, and EL element 16. The current value at this time is the same magnitude as the current value which flowed from the source signal-line current to transistor 17a for a drive.

[0213] By this the ratio of the current value over a source signal line, and the current value which flows to an EL element like the configuration of drawing 18 by changing the ratio of the channel size of at least two transistors 17a and 17i for a drive The effectiveness which makes small the wave-like provincial accent by stray capacity 20 because it becomes possible to make it change and the amount of currents passed to a source signal line compared with the conventional configuration becomes large is acquired like the configuration of drawing 18.

[0214] Moreover, by making into several times (they being about 5 to 10 times at the time of 2 mold panel) the current value which flows to the source signal line of each gradation by operation of this invention, unit width of face of the current step of each gradation can be enlarged, and tolerance of output dispersion of the current source corresponding to each gradation constituted by the source driver can be enlarged.

[0215] Moreover, the advantage of being easy to carry-out current adjustment is acquired.

[0216] The power-source change means 179 is formed in the source signal line 171, and operation becomes possible because they use changing a current source 170 and a voltage source 178.

[0217]

[Effect of the Invention] This invention is changed to a source signal line as mentioned above, and it has a means, and an electrical-potential-difference impression period and a current impression period are established within 1 horizontal-scanning period, it is changing the charge accumulated in the stray capacity which exists in a source signal line to the amount of charges corresponding to quick predetermined gradation, and a flicker loess drive can be realized [ 1 horizontal-scanning period is shortened and ].

[0218] Moreover, the period which passes a 10 or less-time current value 3 or more times to the current value corresponding to display gradation among 1 horizontal-scanning periods is established, by that time amount which change of the charge accumulated in the stray capacity which exists in a source signal line takes was able to be shortened, and making into about 10 times the current value which passes to a source signal line to EL current value, 1 horizontal-scanning period is shortened and a flicker loess drive can be realized. If a current value generally makes it at least larger than source capacity value and the value which broke the product of a source electrical potential difference by 1 horizontal-scanning period, it will become possible to write in the current value corresponding to each gradation within a horizontal scanning period.

---

[Translation done.]

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2003-114644  
(P2003-114644A)

(43) 公開日 平成15年4月18日 (2003.4.18)

(51) Int.Cl.	識別記号	F I	特許出願公開番号
G 0 9 G 3/30		C 0 9 G 3/30	J 3 K 0 0 7
G 0 9 F 9/30	3 3 8	C 0 9 F 9/30	3 3 8 5 C 0 8 0
	3 6 5		3 6 5 Z 5 C 0 9 4
G 0 9 G 3/20	6 1 1	C 0 9 G 3/20	6 1 1 E
			6 1 1 J

審査請求 未請求 請求項の数12 O L (全 42 頁) 最終頁に続く

(21) 出願番号 特願2001-307251(P2001-307251)

(22) 出願日 平成13年10月3日 (2001.10.3)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 柘植 仁志

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74) 代理人 10009/445

弁理士 岩橋 文雄 (外2名)

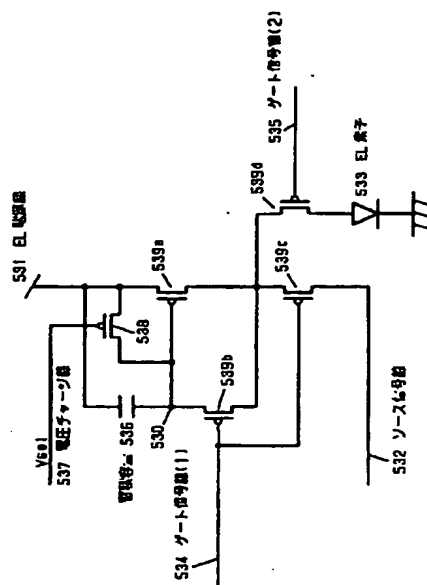
最終頁に続く

(54) 【発明の名称】 アクティブマトリクス型表示装置及びその駆動方法

(57) 【要約】

【課題】 電流駆動を行うアクティブマトリクス型表示装置においてソース信号線の浮遊容量に起因する電流波形のなまりによる表示むらを減少させる。

【解決手段】 浮遊容量に蓄積された電荷をすばやく表示階調に対応したものにするため、ソース信号線に流す電流値を増加させる。そのために各画素の駆動トランジスタの見かけの抵抗値を小さくするため、電源線とソース信号線間に駆動用トランジスタと並列に電流経路を形成することで、駆動用トランジスタのドレイン-ソース間抵抗値を低下させ、波形のなまりを小さくした。



【特許請求の範囲】

【請求項1】 駆動用トランジスタを介して電源からソース信号線に電流を流すマトリクス型表示装置であって、  
ソース信号線に電流を流す水平走査期間のうち一部の期間に、電源からソース信号線の経路において駆動用トランジスタと並列に電流経路を形成するような構成としたことを特徴とするマトリクス型表示装置。

【請求項2】 第1の期間においては、  
駆動用トランジスタ及び前記駆動用トランジスタと並列に形成された電流経路を通してソース信号線に電流を流し、

第2の期間においては、  
前記駆動用トランジスタを通してソース信号線に電流を流し、

第3の期間においては、  
前記駆動用トランジスタを通して表示素子に電流を流すことを特徴とするアクティブマトリクス型表示装置の駆動方法。

【請求項3】 アクティブマトリクス型表示装置であって、  
電源から供給される電流を制御する駆動用トランジスタと、  
ソース信号線から前記駆動用トランジスタに電流経路を形成する信号線接続トランジスタと、  
前記駆動用トランジスタの電流を表示素子に供給する経路を形成するE<sub>L</sub>接続トランジスタと、  
前記駆動用トランジスタのソースゲート間に電流経路を形成するためのバイパストランジスタとを具備し、  
前記信号線接続トランジスタが導通状態となっている期間に、前記バイパストランジスタが非導通状態とは異なる期間を設けたことを特徴とするアクティブマトリクス型表示装置。

【請求項4】 アクティブマトリクス型表示装置であって、  
電源から供給される電流を制御する駆動用トランジスタと、  
ソース信号線から前記駆動用トランジスタに電流経路を形成する信号線接続トランジスタと、  
前記駆動用トランジスタの電流を表示素子に供給する経路を形成するE<sub>L</sub>接続トランジスタと、  
前記駆動用トランジスタのソースゲート間に電流経路を形成するためのバイパストランジスタと、  
前記駆動用トランジスタのゲート電極の電位を維持するための蓄積容量と、補助容量と前記補助容量に直列に接続されたスイッチング素子とを具備し、  
前記補助容量及び前記スイッチング素子は前記蓄積容量と電気的に並列に接続され、  
前記スイッチング素子は前記信号線接続トランジスタが導通状態となるうちの初めの期間に導通状態となること

を特徴とするアクティブマトリクス型表示装置。

【請求項5】 アクティブマトリクス型表示装置であって、

電源から供給される電流を制御し、表示素子に供給するE<sub>L</sub>駆動用トランジスタと、

前記E<sub>L</sub>駆動用トランジスタのゲート電極とゲート電極が共通となっている電源から供給される電流を制御し、

ソース信号線に供給する信号線駆動用トランジスタと、  
ソース信号線から前記信号線駆動用トランジスタに電流経路を形成する第1の信号線接続トランジスタと、

前記E<sub>L</sub>駆動用トランジスタの電流を表示素子に供給する経路を形成するE<sub>L</sub>接続トランジスタと、

前記E<sub>L</sub>駆動用トランジスタとソース信号線との間に電流経路を形成する第2の信号線接続トランジスタとを具備し、

前記第1の信号線接続トランジスタと前記第2の信号線接続トランジスタがともに導通状態となったときに、E<sub>L</sub>接続トランジスタが非導通状態となり、ソース信号線には所定の電流値と前記信号線駆動用トランジスタが所定電流値となったときに前記E<sub>L</sub>駆動用トランジスタに

流れる電流値の和の電流を流し、

前記第1の信号線接続トランジスタが導通状態で、前記第2の信号線接続トランジスタが非導通状態のときには所定の電流値をソース信号線に流すようにしたことを特徴とするアクティブマトリクス型表示装置。

【請求項6】 アクティブマトリクス型表示装置であって、

電源から供給される電流を制御する互いのゲート電極が接続された2つの駆動用トランジスタと、

ソース信号線から前記駆動用トランジスタに電流経路を形成する信号線接続トランジスタと、

前記駆動用トランジスタの電流を表示素子に供給する経路を形成するE<sub>L</sub>接続トランジスタと、

前記2つの駆動用トランジスタのうちの1つと直列に挿入された倍率調整トランジスタとを具備し、

前記E<sub>L</sub>接続トランジスタが導通状態となったときに前記倍率調整トランジスタを非導通状態とし、

前記信号線接続トランジスタが導通状態のときに、前記倍率調整トランジスタに導通状態と非導通状態の期間が存在し、

前記ソース信号線は前記倍率調整トランジスタが非導通状態のときには所定電流値を流し、

前記倍率調整トランジスタが導通状態のときには、所定電流値の数倍の電流を流したことを特徴とするアクティブマトリクス型表示装置。

【請求項7】 アクティブマトリクス型表示装置であって、

電源から供給される電流を制御する互いのゲート電極が接続された2つの駆動用トランジスタと、

ソース信号線から前記駆動用トランジスタに電流経路を

形成する信号線接続トランジスタと、前記駆動用トランジスタの電流を表示素子に供給する経路を形成するE<sub>L</sub>接続トランジスタと、前記2つの駆動用トランジスタのうちの1つと直列に挿入された倍率調整トランジスタとを具備し、前記信号線接続トランジスタが導通状態のときに、前記倍率調整トランジスタに導通状態と非導通状態の期間が存在し、前記倍率調整トランジスタが非導通状態のときに、前記倍率調整トランジスタが導通状態のときに前記ソース信号線に数倍の電流を流し、前記倍率調整トランジスタが非導通状態のときに前記ソース信号線に流れた電流値と所定電流値の比に応じて、前記E<sub>L</sub>接続トランジスタが導通状態となる期間を変化させたことを特徴とするアクティブマトリクス型表示装置。

【請求項8】 請求項1もしくは請求項6記載の表示装置と、復調部と、アンテナと、ボタンとを具備することを特徴とする携帯情報端末。

【請求項9】 請求項1もしくは請求項6記載の表示装置に映像信号処理回路と、電源部と受信装置を具備したことを特徴とするテレビ。

【請求項10】 請求項6記載の表示装置にビューファインダと、撮影レンズと、制御ボタンとを設けたことを特徴とするビデオカメラ。

【請求項11】 請求項6記載の表示装置にシャッターと、撮影レンズと、ファインダーとボタンを設けたことを特徴とするデジタルカメラ。

【請求項12】 請求項1もしくは請求項6記載の表示装置に光量調整手段を設けたことを特徴とする照明装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、有機電界発光素子など、電流量により階調表示を行う表示装置に関するものである。

【0002】

【従来の技術】有機発光素子は、自発光素子であるため、液晶表示装置で必要とされるバックライトが不要であり、視野角が広いなどの利点から、次世代表示装置として期待されている。

【0003】

【発明が解決しようとする課題】有機発光素子のようには、素子の発光強度と素子に印加される電界が比例関係とならず、素子の発光強度と素子を流れる電流密度が比例関係にあるため、素子の膜厚のばらつき及び入力信号値のばらつきに対し、発光強度のばらつきは電流制御により階調表示を行う方が小さくすることができる。

【0004】半導体層を有するトランジスタを用いたアクティブマトリクス型表示装置の例を図61に示す。各

画素は79に示すように、複数のトランジスタ（スイッチング素子）73と蓄積容量74ならびに有機発光素子72からなる。

【0005】トランジスタ73は1フレームのうち選択期間（期間A）にはゲートドライバ70からの出力により73a及び73bのトランジスタを導通させ、73dのトランジスタは非導通状態とする。非選択期間（期間B）には、逆に73dのトランジスタを導通状態とし、73a及び73bのトランジスタを非導通状態とする。

【0006】この操作により期間Aにおいて、ソースドライバ71から出力される電流値に応じて、トランジスタ73cを流れる電流量が決められ、トランジスタ73cのソースドレイン間電流とゲート電圧の関係からゲート電圧が決まり、ゲート電圧に応じた電荷が蓄積容量74に蓄積される。期間Bでは期間Aで蓄積された電荷量に応じて、トランジスタ73cのゲート電圧が設定されるため、期間Aでトランジスタ73cに流れた電流と同一の電流が期間Bにおいてもトランジスタ73cを流れ、トランジスタ73dを通じて、有機発光素子72を発光させる。ソース信号線の電流量に応じ、蓄積容量74の電荷量が変わり、有機発光素子72の発光強度が変化する。

【0007】表示パターンとして、あるソース信号線に、点灯、非点灯の順に電流を流した場合と、非点灯、非点灯の順に電流を流した場合で、非点灯時画素の輝度が異なることがわかった。点灯、非点灯の順の場合、非点灯画素は点灯時の輝度を1、非点灯時の輝度を0とすると、0.5程度点灯した。また、一度点灯信号を流した後、残りの同一フレーム期間内で非点灯信号を流し続けた場合、非点灯画素の輝度は0.5から徐々に減少し、フレーム周波数が60Hz、表示行数が220行の場合、6から7行目より輝度は0となることがわかった。

【0008】一方、非点灯の後に点灯信号を流した場合は、点灯輝度ははじめ0.8であったが、3行目より輝度1で表示できた。

【0009】このことは、ソースドライバの出力は表示画素に応じて、電流値を変化させているが、各画素へ供給される電流波形が、ソース信号線の配線抵抗および浮遊容量によりなまり、所望の電流値が各画素へ蓄積容量74の電荷として蓄えられていないことを示す。つまり、所望の電流値を書き込む能力が小さいことがわかった。

【0010】特に、電流値小から電流値大への変化に比べ、電流値大から電流値小への変化は2倍程度かかることがわかった。

【0011】フレーム周波数を遅くし、1行ごとの書き込み時間を多く取ることで、波形なまりの影響が小さくなり、上記課題が改善することを確認した。

【0012】フレーム周波数を遅くすると、トランジスタ73のオフ特性が悪い場合、蓄積容量74の電荷量はトランジスタ73のリークにより変化し、その上、有機発光素子72の電流量も変化する事で、フリッカが発生する。

【0013】従って、フリッカのない表示を得るためには、電流波形のなまりを低減し、1つ前に表示される画面に流す電流値によらず、所望の電流値が選択期間内に流れるようにする必要がある。

【0014】

【課題を解決するための手段】上記課題を解決するために、本発明のアクティブマトリクス型表示装置は、ソース信号線に所定の電圧を印加する手段と、所定の電流量を流す手段と、ソース信号線に前記電圧印加手段、前記電流を流す手段とを切りかえる切り替え手段を具備し、映像信号の変化によりソース信号線に流れる電流量変化を早くしたことを特徴とする。

【0015】

【発明の実施の形態】以下、本発明の実施の形態について、図面を参照しながら説明を行う。

【0016】（実施の形態1）図2は本発明の第1の実施の形態における1つのソース信号線につながる2画面分の有機発光素子の駆動回路を示した図である。

【0017】本発明では、表示階調に応じた所望の電流を流す電流源10と、所定の電圧を印加するための電圧源18を設け、電源切り替え手段19によりソース信号線に流入する電源を切り替えられるようにしたことが特徴である。

【0018】携帯電話およびモニターなどの表示部の各画面の大きさは横100 $\mu$ m、縦250 $\mu$ m程度であり、100カンデラ/平方メートルの輝度を得るためのソース信号線に必要な電流値は、表示色及び外部量子効率により異なるが、およそ1 $\mu$ A程度である。

【0019】EL素子16に対して1 $\mu$ Aを流すにはソースドライバ側で電源切り替え手段19は電流源10を選択し、電流源10は流れる電流値を1 $\mu$ Aとする。

【0020】選択行ではゲート信号線(1)12にトランジスタ17が導通する信号、ゲート信号線(2)13には非導通の信号を印加し、非選択行では逆にゲート信号線(1)12に非導通信号、ゲート信号線(2)13に導通信号を印加する。

【0021】これにより、選択行（この例では1行目とする）においては、ソース信号線11の電流がトランジスタ17b、17cを通じて画面内部に流れる。画面内の電流経路はトランジスタ17aを通してEL電源線15aとつながっているのみであるため、トランジスタ17aにも1 $\mu$ Aの電流が流れ、蓄積容量14aにはこの時のゲート電圧分の電荷が蓄積される。非選択期間になると、トランジスタ17dが導通し、トランジスタ17b、17cは非導通となるため、選択期間で蓄積容量1

4aに蓄積された電荷に基づいてトランジスタ17aに流れる電流が規定され、EL素子16aに1 $\mu$ Aの電流が流れる。

【0022】このことからEL素子16aに所望の電流値（例えば1 $\mu$ A）を流すには選択期間において、トランジスタ17aが所望の電流値を流すようなゲート電圧を与えるよう蓄積容量14aに電荷を蓄えさせる必要がある。

【0023】しかしながら、ソース信号線11に浮遊容量20が存在すると、ソース信号線11の配線抵抗と浮遊容量20の時定数で決まる波形のなまりが観測される。電流値により階調表示を行う場合、この波形なまりはソース信号線に流れる電流値によっても異なり、電流値が小さいほど立ち上がり、立ち下がりに時間がかかる。例えば、配線容量が100pF、配線抵抗が500 $\Omega$ の時、電流源10の電流値を変化させた時にソース信号線の電流値及び接点1001の電流値が0.24 $\mu$ Aから40nAへ変化するのに必要な時間は300 $\mu$ s、40nAから0.24 $\mu$ Aへ変化するのに必要な時間は250 $\mu$ sであった。

【0024】低電流領域では単位時間あたりの電荷の移動量が少ないため、浮遊容量20にたまった電荷を充放電することが難しいのである。

【0025】例えば、図62に示すように、ゲート信号線(1)12のオン期間を64 $\mu$ s、256 $\mu$ sと変化した時、256 $\mu$ sでは入力電流に対し、ほぼ同一の出力電流が得られたのに対し、64 $\mu$ sにおいては、低電流（0.7 $\mu$ A以下）を中心に、入力に対し、出力電流が異なることがわかった。

【0026】このため、従来の電流による階調表示方法では、1水平走査期間の最小時間は300 $\mu$ s必要である。これでは、携帯電話のように走査線数が220本の場合、1フレームは10Hz程度で駆動させる必要があり、トランジスタ17のオフ特性によっては、蓄積容量14の電荷量が変化し、EL素子16に流れる電流が変化する事によるフリッカが発生する。

【0027】また、ソース信号線に電圧値を印加する場合には、電圧値によらずソース信号線の配線抵抗と浮遊容量20の時定数のみで決まるため、接点1001の電圧値は1 $\mu$ s程度と電流源10により接点1001の電流値に対応する電圧値を決める時に比べ高速である。

【0028】そこで1水平走査期間を短くするために、本発明では電流波形の変化において、低電流（黒表示）から高電流（白表示）へ変化する時の方が、高電流（白表示）から低電流（黒表示）へ変化する時よりもはやいということを利用しようと考えた。

【0029】図3(a)に示すように、1水平走査期間の初めに電源切り替え手段19を電圧源18側に切り替え、この電圧源18を用いて、ソース信号線22aの電圧を黒信号電流値が流れている状態と同じ電圧にする



(ディスチャージ電圧印加期間24)。次に、電源切り替え手段19を電流源10側に切り替え、この電流源10により映像信号に応じた所望の電流値をソース信号線22aに流す(映像信号電流印加期間25)。

【0030】図4に入力電流に対する出力電流の電圧印加期間依存性を示す。入力電流が1 $\mu$ Aの時は電圧印加期間によらず、出力もほぼ1 $\mu$ Aである。入力電流が40nAと小さい場合(黒表示を想定)、電圧印加期間がないと出力は0.65 $\mu$ A、4 $\mu$ 秒以上で0.38 $\mu$ Aであり、4 $\mu$ 秒以上にしても出力に影響はない。従って、電流表示期間を長くしたいことから、ディスチャージ電圧印加期間24は最大でも4 $\mu$ 秒あればよく、望ましくは0.5 $\mu$ 秒から3 $\mu$ 秒あれば、ソース信号線が黒の電圧値になる。また、映像信号電流印加期間25も黒表示から所望の電流になるための時間は、最も時間のかかる黒表示から白表示に250 $\mu$ 秒程度であり、中間調表示においても前記白表示から黒表示に変化する時間よりも短く270 $\mu$ 秒程度であることから、1水平走査期間は270 $\mu$ 秒程度で済み、従来の300 $\mu$ 秒に比べて90%短縮でき、低フリッカの表示が可能となった。

【0031】更に、ディスチャージ電圧印加期間24において、0.01カンデラ/平方メートル以下の輝度となるような、ソース電圧を印加することで、黒表示時の輝度を低下させ、黒がしまる映像を表示することができる。例えば、EL電源線15から供給される電圧に近い電圧をソース信号線11に印加すればよい。電流駆動時においてソース信号線11にEL電源電圧に近い電圧を与えるには、微小電流(数nA)の供給が必要であり、数nA電流でのソース信号線電圧の規定にはこれまで述べたように数百 $\mu$ 秒から1m秒かかるため、困難である。このように、本発明における電圧挿入は、短時間で黒表示を行うために有効である。

【0032】なお、ある行(N行:Nは自然数)から次の行(M行:MはNでない自然数)へ走査行が移る際に、全ての行が非選択となる期間が存在する場合には、図3(b)に示すように、ゲート制御信号がアクティブ(全ての行が非選択状態)の時に、黒表示になる電圧値を印加し、選択期間には選択行に対応する映像信号電流をいれてよいし、更に図3(c)に示すように、黒電圧印加期間は全行非選択状態と、1行選択期間の一部にまたがってもよい。

【0033】黒電圧印加は、ソース信号線11の浮遊容量20に黒状態まで電荷を充電することが目的であるため、ソース信号線11につながる画素トランジスタが非導通状態であっても、導通状態であっても問題はない。

【0034】本来の階調表示に必要な電流書き込み時間を長くするため、全行非選択期間が存在する場合、電圧印加期間は、全行非選択期間を含むようにすることがよい。

【0035】また、電圧印加期間にソース信号線11に

印加する電圧は必ずしも黒を表示する電圧でなくてもよいが、電流源10により、所定の電流値に対応する電圧値まで変化させるのに、白表示に比べ黒表示の方が時間がかかるため、電圧源18の電圧値は白信号時電圧と黒信号時電圧の中間値より黒信号電圧値側の値であることが望ましい。

【0036】(実施の形態2)実施の形態1において、ディスチャージ電圧印加期間24を設け、黒信号を表示する電圧を印加することで、ソース信号線が黒を示す電流に容易に変化できるようにした。

【0037】これにより、黒および黒付近の階調は電圧変化量が小さくなったため、1水平走査期間が200 $\mu$ 秒から230 $\mu$ 秒で表示可能であった。また、白表示時は電流量が最大であるため、ソース信号線11に存在する浮遊容量20の電荷の放電速度が速く、変化量が大いにもかかわらず1水平走査期間が180 $\mu$ 秒程度で、表示可能であった。一方で、白と黒の中間付近より黒よりの階調は、電流量も白表示時の半分以下なので、浮遊容量20の電荷放電速度が半分となるため1水平期間が250 $\mu$ 秒程度と最もかかる。

【0038】そこで、ディスチャージ電圧印加期間24において、黒信号を表示する電圧を印加するのではなく、次に表示する映像信号の階調に応じて、数段階の異なる電圧を印加することを考えた。

【0039】これを実現するための、本発明の表示装置のソースドライバ71の内部ブロックを図5に示す。階調データ検出手段52により入力映像信号の階調を検出し、その検出結果により、ソース信号用電流源53に流れる電流量を制御すると同時に、複数の電圧源54aから54cのうちの1つを選択する。また、水平同期信号によって電圧印加期間制御部51の出力を変化させ、電圧印加期間と電流印加期間を制御する。

【0040】図2において、ソース信号線11から信号を画素に書き込む場合、トランジスタ17b、17cが導通状態、トランジスタ17dが非導通状態であることからこの時の1画素分の等価回路を図6(a)に示す。

【0041】電流源125によって所定の電流Iをソース信号線124に流す場合、トランジスタ121にも電流量がIの電流が流れる。図6(a)でわかるように、トランジスタ121のソースまたはドレインとゲートは同一電位となるため、トランジスタ121のゲート電圧とドレイン電流が図6(b)に示すような関係にある場合、ソース信号線124の電位は、電流値により変化する。

【0042】例えば、ソース信号線124に流れる電流がI1からI2に変化する場合、ソース信号線124の電位はVdd-V1からVdd-V2に変化する。また、電流がI1からI3に変化する場合についても同様である。

【0043】電流値変化に要する時間は図6(c)に示

すように、変化後の電流値により異なり、I1からI2へは126の実線で示すようにt4-t1時間かかり、127の点線で示すようにI1からI3へはt3-t1時間かかり、電流値が小さいほど変化に時間がかかることがわかる。これは、ソース信号線124にある浮遊容量123の充放電を低電流を用いて行くと、時間がかかるためである。

【0044】そこで、低電流領域（黒に近い階調）では変化に時間がかかることを考慮し、表示階調ごともしくは複数の表示階調ごとに異なる電圧値を印加するようにして、変化量を少なくし、書き込み時間の短縮を図った。

【0045】例えば、16階調表示の場合は階調1、2、4に対応する電圧を準備し、階調1では対応する電圧を電圧印加期間に印加し、階調2、3では階調2に対応する電圧を印加し、階調4以上の場合では階調4に対応する電圧を印加することで、書き込みに必要な時間、特に時間がかかった低電流領域での書き込み時間が短縮でき、1水平走査期間は表示階調によらず220μ秒あればよい。

【0046】他の階調数の場合でも同様に、図5の複数の電圧源で印加する電圧値はそれぞれ、階調表現に必要な最大電圧値と最小電圧値から電圧源54の数で等間隔に割り振った電圧値よりも、低電流領域よりも、電圧値を設定する方がよい。

【0047】また、用意する電源数はソース信号線124の取り得る電圧振幅にもよるが、ソースドライバの回路規模増大と、電源数増加による画質改善の兼ね合いから多くても5つ程度が望ましい。

【0048】（実施の形態3）電流により階調制御を行う表示デバイスとして、有機発光素子が挙げられる。有機発光素子を用いたマルチカラー表示装置を実現する方法のひとつとして、赤色発光素子、緑色発光素子、青色発光素子を並べてマルチカラー化する方法がある。

【0049】発光色ごとに発光効率および、有機層中のキャリアの移動度、電極から有機層へのエネルギー差が異なることから、電流と輝度、電圧と輝度、電流と電圧の関係は発光色ごとに異なる。例えば、図63(a)に示すように、同一電圧値に対して、輝度が異なり、その結果、発光開始電圧も素子GがV1に対し、素子RがV2と異なる値をとる。また、図63(b)に示すように発光開始電流も異なる。

【0050】実施の形態1においては電圧印加期間での電圧値は1種類であった。この形態において、図63に示す2種類の素子GとRで構成された表示装置に同一電圧値で電圧印加を行うと、素子Rの黒表示電流値であるJ2に対応する電圧を全てのソース信号線に印加した場合、素子Gにつながるソース信号線では黒表示に対応する電位とならず、最も時間のかかる黒表示に対し、ソース信号線の電位を変化させる必要が出てくる。逆に、J

1に対応する電圧をソース信号線に印加した場合、素子Rに対しては、黒表示電圧値よりも高い電圧値が印加され、電圧印加期間が存在しない場合に比べ、ソース信号の電圧振幅が大きくなるという問題がある。

【0051】そこで、ソース信号線により発光開始電流値が異なる素子が形成されている場合、少なくとも発光開始電流値が異なる素子が形成されたソース信号線ごとに、異なる電圧源を設け、黒信号電圧を調整できるようにすればよい。図63のR、G素子で形成された表示装置の場合は、図7の構成での電圧源54を2つ用意し、素子Rが並ぶソース信号線と素子Gが並ぶソース信号線でそれぞれ異なる電圧源を設ける。

【0052】また、更に書き込み時間を短縮するためには、実施の形態2で行ったようにそれぞれの信号線に対し、更に複数の電圧源を用意し、階調に応じて印加電圧値を変化させればよい。

【0053】（実施の形態4）フレーム周波数が早くなればなるほど1水平走査期間が短くなるため、周波数が早い場合は、実施の形態2で実施した複数の電圧源の電圧値は書き込みに時間がかかる黒表示付近に対応する電圧値を中心に用意する。一方、フレーム周波数をゆっくりとすると、電圧変化に要する時間を長く取れることから、電圧値の取り方を白表示側にシフトさせてもよい。これにより、白表示時の輝度を向上させることが可能であり、コントラストの向上につながる。

【0054】携帯情報端末など、低電力駆動が要求される表示装置では、図8に示すボタン184操作時には全画面を表示するが、待ち受け時などボタン184が長時間操作されない場合には、一部分のみ表示を行うパースシャル表示モードにして低電力化を図ることもある。このパースシャル表示モード時には表示ライン数が少なくなるためフレーム周波数を下げることができ、全画面表示時と異なる発振周波数を用いて回路を動作させることが可能である。

【0055】図9に複数の発振器と切り替え回路、分周回路を持ち、複数フレーム周波数に対応した表示装置のコントローラ、ソースドライバ部のブロック図を示す。階調表示はメモリ86から読み出されたデータを階調制御部87で電圧源90の制御もしくは選択によりセクタ88を介してソース信号線に出力することで行う。印加電圧の電圧値は電圧制御手段85と電圧発生部89により決められ、更に電圧制御手段85は発振周波数検出手段83の出力を受け、周波数により電圧値を変更することが可能である。これにより、フレーム周波数の違いにより電圧印加期間の複数の電圧源の電圧値を変更し、最適な階調表示を行うことが可能となる。

【0056】携帯情報端末の他にも、例えばテレビとして用いた場合、映像信号送信方式が異なると、フレームレートも異なる。両方式に対応した表示装置を作成する場合、図10に示したテレビにおいて、映像信号処理回

路44により送信方式を検出し、複数の電圧源の電圧値の組み合わせを変化させることで、最適な階調表示を行うことが可能である。

【0057】(実施の形態5) 実施の形態1で行った黒電圧印加は、図2のトランジスタ17aの電流対電圧特性を用いて、黒表示時の電流値に対応する電圧値を印加していた。しかし、同一電流に対する電圧値がロット間、基板の位置により変化する可能性があるため、最適な黒電圧値を印加するためには表示装置ごとに入力電圧値を調整する必要がある。

【0058】表示装置ごとに調整することは製造工程を複雑にするため、望ましくない。そこで、電圧値のばらつきが、ロット間にくらべ、表示装置内の画素間では小さいことから、少なくとも表示装置内に1つのテスト用トランジスタを作成し、トランジスタに黒表示時の電流を流した時に必要なトランジスタのゲート電圧を検出し、その結果に応じた電圧値をソース信号線に印加することを考えた。回路構成を図11に示す。

【0059】ソース信号線100には黒信号を表す電流値を流す。この時、トランジスタ98のドレインにも同一電流値が流れ、接点99と、EL電源線96との電位差を電圧検出手段91で検出し、その検出結果を電圧発生手段92に入力し、図2の電圧源18に対応する電圧値を変化させる。セレクト93により電圧印加期間と電流期間を制御する。

【0060】この方法では、駆動トランジスタの電流対電圧特性がロット間でばらついても常に黒表示の電圧を印加させることができるため、トランジスタの作成ばらつきによる黒浮きを防止することが可能である。

【0061】なお、ソース信号線100に様々な階調に対応する電流値を流すことで、その時の電圧を電圧検出手段91で検出でき、電圧発生手段92及びセレクト93を用いてソース信号線に印加することが可能であることから、本発明は必ずしも黒信号印加時のみに限定されるものではなく、一般にある階調に対応する電圧を印加する場合にも適用可能である。

【0062】(実施の形態6) ソース信号の電流値の変化は、変化後の電流値が大きくなるほど早くなる。図6(c)に示すように、電流I1からI2もしくはI3に変化する場合、電流値が大きいI3への変化の方が短時間で変化する。これは電流源125によりソース信号線の浮遊容量123の電荷を引き抜きもしくは蓄積することで電流値を変化させることから、たくさんの電荷を流すことが可能な高電流領域の方が早く変化するためである。

【0063】そこで、電流をたくさん流すと波形の立ち上がり時間が短くなることを利用して、図12に示す1水平走査期間の内の初めからある期間133まで、表示階調に対する所定の電流値の3倍以上10倍以下の電流値を流す。その後の期間135において所定の電流値を

流す。これにより、従来は131(点線)のように電流値が変化したのに対し、132(実線)のように立ち上がりを早くすることができる。これにより、書き込み時間が短縮し、1水平走査期間134を短くすることが可能となり、230μ秒で書き込みが可能となった。この方法は、実施の形態1から5と異なって電圧源、電圧発生部、セレクトが不要になるため、回路規模が小さいソースドライバを実現することができる。

【0064】黒表示時は電流を3から10倍すると書き込み速度を早くすることが可能であるが、電流が増加すると輝度が大きくなるため、電流値を10倍にした場合、黒浮きが発生する場合がある。また、前走査期間でのソース電流値に比べ、次の走査期間でのソース電流値が小さくなる場合、輝度が高くなるため、書き込み速度が速くなっても、コントラストが低下する問題が出る恐れがある。

【0065】そこで、図13に示すように、1水平走査期間の初めに実施の形態1から5と同様に黒信号電圧挿入期間144を設け、その後、3倍以上10倍以下の電流値を流す期間145、階調に応じた電流値を流す期間146を設ける。

【0066】電流値が小さい場合から大きい場合に変化する時、3倍以上10倍以下の電流値を流す期間145aにより、従来の立ち上がり141(点線)に比べ、142(実線)に示すように早く変化することができる。

【0067】電流値が大きい場合から小さい場合に変化する時、黒信号電圧挿入期間144により瞬時(少なくとも4μ秒以内)で黒状態に変化することができるため、立ち上がりも早く変化させることが可能となる。

【0068】このような波形を実現するための回路構成を図7に示す。実施の形態1とはほぼ同一構成で実現可能であり、水平走査期間の中で階調データ検出手段52の出力を変化させることで、所定電流の3倍以上10倍以下の期間と、所定電流値を流す期間を作ることができる。これにより、1水平走査期間が150μ秒で走査することが可能となった。

【0069】(実施の形態7) 実施の形態6により、例えば走査線数が220本の表示装置であれば、フレーム周波数が30Hzで動作可能となった。これにより、フリッカの少ない表示が可能となった。しかし、テレビのようにフレーム周波数が60Hzのものに適用させる場合、書き込み不足による黒表示時の輝度増大、白表示時の輝度低下が発生する。

【0070】さらに、書き込み時間を早くするための方法として図14、図15に示す方法を考えた。図15に示すように、1水平走査期間の初めにソース信号線に階調に応じた電圧値を印加する(電圧値に応じた階調表示114)。この時の電圧変化の速度はソース信号線の配線抵抗と、浮遊容量から決まる時定数により決まるため、2μ秒以下である。図2の画素構成において、この

ままEL素子16に電流を流そうとすると、トランジスタ17aもしくは17eのゲート電圧とドレイン電流の関係が画素ごとに変化した場合に、電流値が変化量と同じだけ変化し、EL素子16の輝度が変化することで表示むらが発生する。そこで、残りの期間115に、ソース信号線に電流値に応じた電流を流すことで、トランジスタ17aもしくは17eのゲート電圧を、所定のドレイン電流が流れるように変化させる。これにより、トランジスタの電流電圧特性のばらつきを補正し、表示むらのない表示装置を実現する。

【0071】この時の回路構成が図14であり、ソース信号線ごとに設けられた階調データ検出手段52により、ソース信号用電流源53、電圧源104を制御し、階調ごとに電流量または電圧値を変化させる。これにより、114、115の期間で表示階調ごとに電圧、電流値を変化させ、さらに、ソース信号用電流源53と電圧源104のどちらをソース信号線とつなげるかを定める切り替え手段106を水平同期信号により制御される電圧印加期間制御部51により制御することで、水平走査期間113内で期間114と期間115の長さを可変させることができる。

【0072】書き込み時間においても電流に応じて階調表示を行う期間で電流が変化する量は、せいぜいトランジスタの電流電圧特性のばらつきの範囲内であるため、50 $\mu$ 秒程度で済む。

【0073】電圧印加期間は多くても3 $\mu$ 秒あればよく、電流書き込み時間が20 $\mu$ 秒程度で済むため、走査線数が220本の場合は60Hzでの駆動が可能であり、フリッカレス駆動が実現できた。

【0074】従って、マージンを考慮するとフレーム周波数により、電圧印加期間を1水平走査期間の1%以上50%以下にすることが望ましい。

【0075】(実施の形態8)図16は本発明によるソースドライバ部出力段を示したものである。263はXビットの映像信号をアナログ信号に変換するデジタルアナログコンバータであり、264はアナログ電圧出力の最大値を決めるリファレンス電圧線である。本発明ではリファレンス電圧生成部261により生成された複数の電圧値を選択部262によりクロック及び水平同期信号267に応じて1つ選択することでリファレンス電圧線264に印加する電圧値を変化できるようにしたことが特徴である。

【0076】図17に入力映像信号が8ビットの場合のタイミングチャートを示す。必要となる最大輝度に対応するソース信号線265の電圧値がV1であるとすると、図17中の電圧V2はV1の3倍以上10倍以下の電圧を印加すればよい。また、リファレンス電圧にV2を印加する期間は水平走査期間のうちの5分の1以上2分の1以下であればよい。また、このソース信号線電圧により階調表現を行う場合は更に短く、1 $\mu$ 秒以上5 $\mu$ 秒

以下であればよい。

【0077】このリファレンス電圧の操作により入力映像信号データがFFの場合、ソース信号線への出力は初めにV2の電圧が出力され、その後リファレンス電圧の変化によりV1を出力する。入力データが00の場合は、ソース信号線への出力は常に0の電圧が印加される。また、その間の値においてはリファレンス電圧値がV2の時は所定出力電圧の3倍以上10倍以下の電圧が、V1の時は所定電圧値が出力される。

【0078】このようにソース信号線電圧を制御することにより、図61のような構成の表示装置においてソース信号線76の浮遊容量による波形なまりを小さくすることができ、2型程度の大きさのパネルであれば、1ラインあたりの書き込み時間は150 $\mu$ 秒程度で駆動させることができる。

【0079】(実施の形態9)図18は本発明の第9の実施の形態における1画素分の回路とソース信号線及び階調表示を行う電流源を示した図である。

【0080】図19にタイミングチャートを示す。ゲート信号線(1)12は行選択期間に導通状態(ここでは図18のトランジスタ17がPチャネルトランジスタであるためローレベルで導通となる)となり、ゲート信号線(2)13は非選択期間時に導通状態とする。

【0081】これにより、行選択期間にはトランジスタ17b、17c、17jが導通、トランジスタ17dが非導通状態になり、等価的には図20(a)に示すような回路となり、EL電源線15からソース信号線11へはトランジスタ17a及び17iを通して流れ、トランジスタ17aを流れる電流Ia及びトランジスタ17iを流れる電流Iiの和Iinがソース信号線11に流れる。また、蓄積容量14にはトランジスタ17a及び17iに流れる電流値の和がIinとなるようなゲート電圧になるように電荷が蓄積される。

【0082】非選択期間には逆にトランジスタ17dが導通、トランジスタ17b、17c、17jが非導通状態になるため、図20(b)のような等価回路となり、EL電源線15からEL素子16へトランジスタ17aを通して電流が流れる。電流量は蓄積容量14に蓄えられた電荷量により決められ、選択期間で保持した電荷に対応した電流が流れる。つまり、トランジスタ17aには非選択期間に電流Iaが流れ、EL素子16にも電流Iaが流れる。

【0083】ソース信号線に流す電流 $I_{in} = I_a + I_i$ に対し、EL素子に流れる電流がIaとなることから、電流値Iiを調整することでEL素子の輝度を変えずにソース信号線に流す電流値を増加させることができ、ソース信号線11に存在する浮遊容量20の電荷の充放電が早くなることで、従来に比べ短い時間でソース信号線に流れる電流値が所定の値となる。

【0084】ここで、電流IaとIiの関係はトランジ

スタ17aと17iのチャネル幅、チャネル長により調整が可能である。図21に2つのトランジスタのチャネルサイズとソース信号線11に流す電流を決める電流源10の電流値とEL素子16に流れる電流値の関係を示す。

【0085】トランジスタ17iのチャネルサイズをトランジスタ17aと同じにした場合、EL素子16に流れる電流はソース信号線11に流れる電流の半分となる。ソース信号線に流れる電流は図20(a)に示すように、17a、17iの両方のトランジスタに流れる。製膜プロセスによるばらつきを無視すれば2つのトランジスタのゲート電圧対ソースドレイン間電流特性は同じであり、またゲートには同一電圧がかかるため、それぞれのトランジスタには均等に電流が流れる。EL素子に流れる電流はこのうちのトランジスタ17aを通る電流のみであるため、ソース信号線11に流れる電流の半分となる。

【0086】トランジスタ17iのチャネル幅、チャネル長を変化させると、ゲート電圧対ソースドレイン間電流の特性が変化し、チャネル幅を広くするかチャネル長を短くすると、トランジスタ17iに電流が流れやすくなるため、ソース信号線11に流れる電流に対するEL素子16に流れる電流の割合を小さくすることができ、図21には一例として、トランジスタ17aに比べチャネル幅を9倍にした場合、チャネル幅を3倍にしてチャネル長を3分の1にした場合について示している。いずれもソース信号線11に流れる電流に対し、EL素子16に流れる電流は10分の1となる。

【0087】ソース信号線の電流値変化に要する時間 $t$ は、浮遊容量の大きさを $C$ 、ソース信号線の電圧を $V$ 、ソース信号線に流れる電流を $I$ とすると、 $t = C \cdot V / I$ であるため電流値を10倍大きくできることは電流値変化に要する時間が10分の1近くまで短くできることを示す。これにより、走査線数が220本の場合にフレーム周波数60Hzで駆動させることが可能である。

【0088】(実施の形態10)実施の形態9において、ソース信号線に流す電流値を10倍することで所定電流に変化するまでの時間を短くしたが、黒表示時には理想的には電流0であるが、実際にはトランジスタのリーク電流および電流源を構成するトランジスタのリークにより数十nA程度流れるが、黒浮きを防ぐためには電流値は小さい方がよく、電流値を大きくすることで変化速度を早くする方法ではコントラストの低下を招きやすい。

【0089】そこで、図22に示すように、ソース信号線11に電源切り替え手段19を設け、電流源10もしくは電圧源18の出力をソース信号線に印加するようにし、電圧源18はトランジスタ17aを流れる電流が数十nA程度になるようなソース信号線電圧を印加する。電源切り替え手段19は水平走査期間の初めに1以上5

$\mu$ 秒程度電圧源18を選択し、残りの期間は電流源10を選択する。図3(a)に示すように、ソース信号線11にはディスチャージ電圧印加期間と映像信号電流印加期間が存在し、水平走査期間の初めには必ずソース信号線が黒表示を表す電圧値が印加される。この操作により黒表示時に微点灯するという現象をなくすることが可能となる。

【0090】一方、黒以外の各階調については、電流印加期間に流れる電流値が大きいほどしやすいことから、最も変化に時間がかかる階調は黒の1つ上の階調である。これは電流変化に要する時間 $t$ は $t = CV / I$

( $C$ :ソース信号線に存在する浮遊容量、 $V$ :ソース信号線電圧、 $I$ :ソース信号線に流れる電流)で表わされ、 $C$ は階調によらず一定で表示装置の大きさにより決まる、 $V$ はPチャネルトランジスタを用いた場合、黒信号になるほど大きくなり、更に $I$ は黒信号になるほど小さくなるため、黒の階調に近づくほど電流変化に要する時間がかかるためである。ここでは説明のため、黒を示す階調を階調0、次に輝度の高い階調を階調1、以下輝度が高くなるにつれ、階調値を1ずつ大きくすることとする。

【0091】図3に示すように、水平走査期間の初めに黒電圧を印加した場合、前ラインで表示される映像信号に関わらず常に階調0の期間が存在し、同一水平走査期間内に所定階調を示す電流値まで変化できれば、所定階調が表示可能である。

【0092】最も変化に時間がかかるのは階調1表示の場合であり、1水平走査期間内に階調0から階調1に変化できれば、全ての階調が表示可能である。

【0093】図23に図2に示す画素構成の場合(a)と図22に示す画素構成の場合(b)(EL素子16を流れる電流値に対してソース信号線11を流れる電流値が10倍となるようなトランジスタ17a、17iの組み合わせとした)で水平走査期間を75 $\mu$ 秒とし、階調1を表示させてソース信号線の容量を変化させた時に、EL素子16を流れる電流が所定電流に対しどれだけ流せるかを示した図である。100%の場合、所定電流値まで変化できたことを示し、それ以下の場合、変化に要する時間が75 $\mu$ 秒よりも遅いことを示し、所定階調表示が行えないことを示す。

【0094】所定電流値(輝度)に対し10%程度のずれは目で確認できないことから実用上は90%以上100%以下であればよい。この条件で許容できるソース信号線容量は図2の画素構成では2pF以下のみ動作するが、図22に示す画素構成では27pF以下で動作可能である。2型程度の表示装置であれば、ソース信号線に寄生する容量はドライバICの出力段を含め15から20pF程度であり、ソース信号線の電流値を10倍にした本実施の形態10を用いることでフレーム周波数65Hz以下で駆動することが可能であり、フリッカの少な

い表示が可能である。また、テレビなどにも適用できる。

【0095】ソース信号線11に寄生する容量は表示装置の大きさによって変化する。15型にすると50pF程度となる。この場合はソース信号線電流をEL電流の10倍にして書き込んだとしても70%程度しか書き込むことができないため、走査ライン数が等しい場合、例えばチャンネルサイズの比を15倍に増加させることで60Hz駆動が可能となることがわかった。

【0096】このように、本発明の形態10によれば、表示装置の大きさによって駆動トランジスタ17aと17iのチャンネル領域の大きさを変化させることで、所定の水平走査期間内に所定電流値を書き込むことが可能となる。

【0097】(実施の形態11) 実施の形態10において、水平走査期間が黒信号電圧印加期間と所定電流値の数倍の電流値を流す期間となっている場合に、ソース信号線の容量が20pFであっても60Hzで駆動することを実現した。

【0098】図22のトランジスタ17a及び17iのゲート閾値電圧のパネル内でのばらつきにより、黒電圧印加に対するEL素子16に流れる電流値は異なり、閾値電圧が低い場合、電流が多く流れるため黒が浮くという問題が発生する。

【0099】この問題を解決するためにはパネル内でのトランジスタのゲート閾値電圧のばらつきを考慮し、最も多く電流が流れるトランジスタを用いても黒表示となる輝度となるように、黒電圧を高めに印加すればよいが、この場合、最も多く電流が流れるトランジスタを用いた画素では階調0から階調1への電流値の変化量が大きくなり、所定電流値への変化に要する時間が長くなる。その結果として、例えば黒電圧を0.5V高めにした場合、階調0から階調1への変化に対し、水平走査期間75μ秒で書き込めるのに許容されるソース信号線容量値は2pF程度となる。

【0100】実施の形態10のように、トランジスタ17aと17iのチャンネル領域の大きさの比を変化させてもよいが、本実施の形態11では階調0以外の階調の電流値を増加させることで許容される容量値を大きくすることを考えた。各階調に対応する電流値を供給する電流源を用意し、更に大きな電流を流す複数個( $\alpha$ 個)の電流源を用意する。図22では $\alpha$ が4の場合を示し、階調0に対してはこれまでと同様に電流源0を用い、階調1に対しては電流源1ではなく電流源5を用いる。階調2には電流源6、以下順に階調iに対して電流源( $i+4$ )を用いる。

【0101】これにより、各階調表示時にソース信号線に流れる電流が増加するため電流値の変化が早くなる。図24に階調1に対し電流源1を用いた場合(a)、電流源5を用いた場合(b)のソース信号線容量に対する

75μ秒で所定電流値に書き込みができるかどうかを示す。実施の形態10においては2pF以下でないと階調表現ができなかったが、本実施の形態11においては20pF以下まで書き込みすることができる。

【0102】また、この手法は電圧印加期間と併用しない場合でも、各階調の電流値が増加することから書き込み時間の短縮ができる。

【0103】なお、電流源の数においても階調数+ $\alpha$ 個必要というわけではなく、階調表示に必要な $\alpha$ 個の電流源はなくてもよい。上記実施の形態11においては電流源1から電流源4の4つの電流源は必要な構成要件ではない。

【0104】(実施の形態12) 電流値により階調表示を行う場合、各階調に対応する電流値をソース信号線に流す方法として、各階調に対応した電流を流す電流源を少なくとも階調数分用意し、入力データに応じて1つを選択し出力する方法がある。

【0105】この方法では階調数が増加すると必要な電流源の数も増加し、ソースドライバの面積が増大する。

【0106】階調kにおいて電流値がIkであり、階調lにおいて電流値がIlであり、 $Il = Ik \times 2$ であるとする、従来出力電流値がIkとIlである2つの電流源が必要である。

【0107】図18のように1画素に対してトランジスタ17を形成すると、17aと17iのトランジスタのチャンネル領域の大きさの比を変化させると、同一のソース信号線11電流に対しEL素子16に流れる電流値が変化し、図21に示すような関係となる。

【0108】ここでトランジスタ17jに注目し、トランジスタ17aと17iのチャンネルサイズが同一であるとした場合に、階調lの場合は常に非導通状態とし、階調kの場合はゲート信号線(1)12と同一動作を行うとすると、階調l表示時には17iのトランジスタがないのと同じであるためソース信号線11に流れた電流がそのままEL素子16に流れる。この時のソース信号線電流値はIlである。

【0109】一方、階調k表示時にはソース信号線11に流れる電流値に対し、EL素子16を流れる電流は半分となる。従って、EL素子16に必要な電流Ikを流すためにはソース信号線には $Ik \times 2$ の電流量が必要となる。

【0110】この方法を用いれば、 $Il = Ik \times 2$ であることから、階調kと階調lで同一電流値Ilを用いることができるため、必要な電流源の数を減らすことが可能である。階調0~Pまではトランジスタ17jを動作させ、階調P+1以上では常に非導通状態にすることで、各階調に対するソース信号線11を流れる電流は図25の実線(252、253、254)で示すように変化する。電流値 $Ip+1$ 以上では、2つの階調に対して同一の電流値となることがあり、必要な電流源の数を減

らすことが可能となり、ソースドライバのチップ面積を小さくすることが可能である。

【0111】また、従来例(図25の点線251)に比べてソース信号線11に流れる電流値の最低値が大きくなるため、ソース信号線11に寄生する浮遊容量による波形なまりの影響を小さくすることができ、より短い水平走査期間で書き込みが可能である。

【0112】実施の形態10で行ったように、全ての階調においてソース信号線電流を数倍にして書き込みを行う場合に比べても、低輝度領域に比べ十分に書き込みを行える階調においては、ソース信号線に流す電流のE/L電流に対する倍率を低下させても、階調1表示時よりも大きい電流値であれば、書き込み時間が不足することはない、同一水平走査期間で書き込みが可能である。むしろ、ソース信号線11に流す電流値を下げることで低消費電力駆動が可能という利点がある。

【0113】以上の説明ではトランジスタ17aと17iのチャネルサイズを同一として電流値を2倍にした例で説明を行ったが、階調とソース信号線に流れる電流値の関係によって、3倍、10倍など、倍率を調整し、図25の実線252と254のように同一ソース電流値に対し、2つの階調が入るように変更することで同様な効果が得られる。従来例で示した点線の傾きが大きいほど倍率を大きくすることが望ましい。また、傾きが大きい場合、階調0から階調Pまでを4倍、階調P+1からQまでを2倍、階調Q+1以上で1倍とするなど、複数の倍率を2つ以上組み合わせ用いてもよい。

【0114】このような動作を行うためには従来の図18のトランジスタ17jに対し、入力階調に応じて少なくとも2つの異なる動作をさせる必要がある。そのため図26のように、倍率変更手段343を設け、その出力とゲート信号線(1)345と論理積をとり、トランジスタ17jのゲートへ入力する。この図26において、倍率変更手段343はトランジスタ17jがPチャネルであるため階調P以下ではハイレベルを出力し、階調P+1以上ではローレベルを出力することで、階調P+1以上ではトランジスタ17jが常に非導通状態となってソース信号線電流=E/L素子電流となり、階調P以下ではトランジスタ17jと17aのチャネルサイズの比で異なる倍率の電流値を流すようにすることが可能である。

【0115】ソース信号線11に流す電流は複数の電流源344のうち入力映像信号341により電流切り替え手段342にて1つを選択し、電源切り替え手段19が電流源を選択した時に所定の電流を流すようにする。この図26では階調0表示時に黒浮きを防ぐために電圧源18を用いた構成としているが、電圧源18のあるなしにかかわらず、電流源344の数を減らすという本発明の効果には影響しないため、なくてもよい。

【0116】(実施の形態13)電流値が最も低い場合

に黒表示を行う表示素子において、水平走査期間の初めに黒をあらわす電圧をソース信号線に印加し、黒表示時における輝度上昇による黒浮きを防ぐ場合は、水平走査期間内に黒状態から所定電流値に変化できるか確認することで、書き込み不足が起こっているかどうか判断できる。

【0117】図27は黒信号状態にあるソース信号線に対し、あるソース信号線容量の値の場合にソース信号線に流れる電流とその電流値に変化するのに要する時間の関係を示したものである。ソース電流値が小さいほど、変化に要する時間が長くなる。これは変化に要する時間を $t$ 、ソース信号線容量を $C$ 、ソース電流値を $I$ 、ソース信号電圧を $V$ とすると、 $t = CV/I$ で表されるため $I$ が小さいと $t$ が大きくなるためである。更に、図2に示すように駆動トランジスタ17aがPチャネルトランジスタである場合、ソース信号電流が大きくなるにつれ、ソース信号電圧が低下する。低下割合はトランジスタ17aのゲート電圧とソースドレイン間電流の関係により決まる。これにより、電流 $I$ が小さくなると電圧 $V$ は大きくなるため、所定電流まで変化するのに必要な時間は電流減少の割合に比べ急速に長くなる。そのため、図27のようなカーブを描くことになる。

【0118】図28に異なる3つの電流をソース信号線に流した場合に所定電流に対する割合の時間的変化を示す。ここで3つの電流 $I_1$ 、 $I_2$ 、 $I_3$ において、 $I_1 < I_2 < I_3$ という関係があるとする、時間 $t$ 後には $I_3$ では95%、 $I_2$ では88%、 $I_1$ では80%程度まで変化している。

【0119】図29に65 $\mu$ 秒後に各ソース電流値入力に対して所定電流値のうちの何割まで変化できたかを示す(ソース信号線容量は40pF)。書き込み割合は指数関数的に増加することがわかる。

【0120】このような状態において、1水平走査期間を65 $\mu$ 秒としてE/L電流(出力電流)を測定すると、図30のようにソース信号線電流(入力電流)に対し、比例関係とはならず、低電流ほど出力電流が所定値より小さくなる割合が多くなり、入力電流に対し等間隔で階調を設定した場合、得られる輝度(出力電流に比例)はガンマ補正がかかったように黒に近い階調では緩やかに変化し、白になるにつれ変化量が大きくなる。

【0121】このように全ての階調において、所定の輝度書き込むように書き込み時間を用意しなくてもよく、各階調の電流値が等間隔である場合、図30のように輝度は緩やかに指数関数的に増加するため、全階調をランプ表示した場合に、入力信号強度対輝度が2.2乗に比例するガンマ曲線に近づき、表示品位を向上させることができる。

【0122】図31は書き込み時間を変化させるための機能を設けたゲートドライバの構成を示したものである。ゲートイネーブルパルス生成部412を設け、イネ

ーブルパルスが出力されたときは図2に示すゲート信号線(1)のトランジスタ17c、17g(ソース信号線と駆動トランジスタの経路上にあるトランジスタ)は全ての行において非導通状態とすることで、書き込み時間を短くすることができる。この方法以外にもフレーム周波数を変化させてもよいし、フレーム毎にブランキング期間を設けて、書き込み時間を調整する方法でもよい。

【0123】図10に本発明の実施の形態を用いたテレビを示している。調整手段42により図31のゲートイネーブルパルス生成部412を変化させ、イネーブルパルス幅を変化させることでガンマ特性を調整する機能を有している。

【0124】また、外部切り替え手段413を設け、切り替えによりゲートイネーブルパルスのパルス幅を変更させるようにして、ガンマ曲線調整機能を設けてもよい。

【0125】(実施の形態14)図31でイネーブルパルス幅を大きくすると、書き込み時間が短くなり、所定電流値に対し、書き込まれる電流値が小さくなる。例えば、図28において、ソース信号線に電流値I3を流し、ゲート信号線(1)の導通期間をも2とすると、所定電流値に対し50%となり、輝度は半減する。逆に、電流値をあらかじめ所定輝度に対し大きい値をソース信号線に流し、ソース信号線が黒状態から所定輝度に達した時間でソース信号線に接続されたトランジスタを非導通状態とすることで、表示素子に流れる電流に対し、ソース信号線電流を大きくして変化に要する時間を早くすることができた。

【0126】(実施の形態15)ソース信号線に流れる電流量をEL素子に流れる電流量に比べ大きくする方法として、図32のような1画面の構成が考えられる。

【0127】これまでの発明と異なる点は、表示階調に対応して流す電流Ieを数倍(3~20倍程度)とするのではなく、最低電流値の値を従来の数倍程度とし、以降階調増加分は従来と同様の増加量とすることである。つまり、ソース信号線に流れる電流Isは表示階調に対応した電流Ieとバイアス電流Ibとの和になる。ここでバイアス電流Ibは電流Ieの最小値の3倍以上20倍以下の値をとる。

【0128】本構成では1画面あたりのトランジスタの数が4つであり、他の発明の形態と異なり、トランジスタの数を増加させることなくソース信号線電流値を増加させることができる点で有利である。

【0129】本実施の形態15の画面構成における動作を図32及び図33を用いて説明する。ソース信号線から画面に信号を書き込む時には図33(a)に示すように、ゲート信号線(1)422はトランジスタを導通状態とし、バイアス制御線428はトランジスタを非導通状態とするため駆動用トランジスタ421aにはソース信号線420に流れる電流量と同じIe+Ibの電流が

流れる。

【0130】EL素子16を発光させる期間では図33(b)に示すように、トランジスタ421b、421c、421fが動作する。

【0131】図33における(a)と(b)の期間は図34のタイミングチャートで示すように、ある行の画面で見ると、(a)の期間は1フレームのうち1/(走査行数)以下の期間であり、(b)の期間はその残りの期間である。行ごとに(a)の期間はフレーム内で重ならないように配置される。

【0132】図33における(b)の期間では、駆動トランジスタ421aを流れる電流は(a)の期間で蓄積容量426で記憶された電荷に対応したIe+Ibである。そのうち、電流源429の電流値がバイアス電流Ibであるとする、EL素子427には電流Ieが流れ、階調に応じた電流をEL素子に流すことが可能となる。

【0133】ソース信号線に流れる電流値が最も小さい時とは電流Ieが最小値の場合であり、バイアス電流Ibにはこのときに期間(a)の間で電流値が所定電流に十分変化できるくらいの値を設定すればよく、ソース信号線容量が20pF程度であれば、電流Ieの最小値の8から10倍程度あれば動作できる。これにより1水平走査期間が75μ秒で駆動が可能となる。

【0134】図32の構成では、ソース信号線の電流を画面にとりこむ際に、図33(a)に示すように、EL素子427には電流源429により逆方向電流(逆バイアス電流)Ibが流れるため、EL素子427が有機電界発光素子の場合、逆方向電圧を印加した場合のように、有機分子の酸化還元反応などによる電気化学的劣化を遅くすることが可能となる。図35に陽極/正孔輸送層/発光層/電子輸送層/陰極からなる3層型有機発光素子のエネルギーダイアグラムを示す。発光時の正負キャリアの挙動は図35(a)で表わされる。電子は陰極450より電子輸送層451に注入されると同時に正孔も陽極454から正孔輸送層453に注入される。注入された電子、正孔は印加電界により対極に移動する。その際、有機層中にトラップされたり、発光層界面でのエネルギー単位の差により455のようにキャリアが蓄積されたりする。

【0135】有機層中(電子輸送層451、発光層452、正孔輸送層453)に空間電荷が蓄積されると分子が酸化もしくは還元され、生成されたラジカル陰イオン分子もしくはラジカル陽イオン分子が不安定であることで、膜質の低下により輝度の低下および定電流駆動時の駆動電圧の上昇を招くことが知られている(Applied Physics Letters, Vol.69, No.15, P.2160~2162, 1996)。これを防ぐためにデバイス構造を変えたり逆方向電圧を印加しているのである。

【0136】期間(b)においては逆方向電流が印加さ



れるため、注入された電子及び正孔がそれぞれ陰極及び陽極へ引き抜かれる。これにより、有機層中の空間電荷形成を解消し、分子の電気化学的劣化を抑えることで寿命を長くすることが可能となる。

【0137】なお、図35では3層型素子について説明を行ったが、4層型以上の多層型素子及び2層型以下の素子においても、電極から注入された電子及び正孔により有機膜の電気化学的劣化が起こることは同様であるため、層の数によらず本実施の形態15により寿命を長くすることが可能となる。1つの層に複数の材料を混ぜ合わせた素子においても分子の電気化学的劣化は同様に生じるため効果がある。

【0138】本発明での特徴はこのように、有機分子の劣化を防ぐ機能を持たせ、かつソース信号線に寄生する浮遊容量による波形なまりを防ぐためのバイアス電流を流す機能を持たせても、図2に示す構成と比べて各画素に必要なトランジスタ数を増加させることなく表示が可能であるということである。つまり、逆方向電流を流すためのトランジスタの数を増やさなくてもよいということが、表示装置の各画素の開口率を下げなくて済むため利点となる。

【0139】なお、ゲート信号線(1)422及びバイアス制御線428はそれぞれ図2のゲート信号線(1)12及びゲート信号線(2)13と同一操作で動作させればよく、逆方向電流印加のためにゲートドライバの機能を増やさなくてもよいという利点もある。

【0140】(実施の形態16)図36は本発明の第16の実施の形態を示したものである。EL素子467及び負荷468に駆動用トランジスタ461aから流れる電流を流し、負荷及びEL素子の抵抗値の比により、駆動用トランジスタ461aに流れる電流に対するEL素子に流れる電流の比を変化させることができる。

【0141】また、ゲート信号線(3)464の電圧を変化させ、トランジスタ461eの抵抗値を変化させることで、EL素子に流れる電流の比を変化させてもよい。

【0142】例えば、負荷468をEL素子467と同様にダイオード特性の負荷として、抵抗の比をある値に設定することで、ソース信号線460に流れる電流値に対し、EL素子に流れる電流値を変化させることができる。例えば、負荷468の抵抗とEL素子467の抵抗の比が1対9であるならば、ソース信号線電流はEL素子を流れる電流の10倍必要となる。これにより、図23(b)で示したように、従来に比べソース信号線が20から25pF程度あっても1水平走査期間が75μ秒で表示可能となる。

【0143】また、図37に示すような電流電圧特性を持つように負荷468を抵抗性の負荷とした場合に、階調に対しソース信号線の電流値が図38の491で示すように変化すると、EL素子に流れる電流は階調に対し

図38の492で示すように増加する。負荷468とEL素子467にかかる電圧は等しいため、同一電圧に対する電流の比によりEL素子の電流値が決定され、電流値(階調)によってEL素子の抵抗値が変化することから、EL素子は図38の492で示すような非線形特性となる。階調として、図38のN以下の領域を使うことで、ガンマカーブに近い形となり、ガンマ補正が可能である。これにより、電流源の最小刻み幅に制約があり、黒領域の階調に対し、輝度変化を小さくできない場合でも、ガンマカーブに沿った階調対輝度特性を得ることができる。

【0144】なお、図36ではEL素子と負荷に電流が流れる期間を個別に制御することが可能であるが、図39のように同一に制御するようにしてもよい。

【0145】図40は外部調整手段501により負荷468の値を変更できるようにした場合の画素構成である。負荷468の値を変更することにより、EL素子467との抵抗値の比が変化するため、輝度の調節が可能となる。また、負荷468が抵抗性の負荷である場合は、図38のEL素子に対する階調特性カーブが変化するためガンマ調整やコントラスト調整などが可能である。

【0146】外部調整手段501は例えば、図10のテレビや図8の携帯情報端末、図41のビデオカメラ、図42のデジタルカメラなどに、表示装置の設定用のボタンなどの形で外部に設置し、ユーザに調整できるような機能を設けることができる。もちろん、表示される画面にしたがってユーザがコマンドとして送って調整できるようにしてもよい。図41の制御ボタン518や図42のボタン525が外部調整手段に用いられる。

【0147】(実施の形態17)図1は本発明の第17の実施の形態による表示部の画素構成を示した図である。図2の画素構成に比べ、トランジスタ538及び電圧チャージ線537を付加した点で実施の形態1とは異なる。

【0148】図2の構成で駆動用トランジスタ17aに流れる電流値を変化させるためにはソース信号線11もしくはEL電源線15から電荷を蓄積容量14の両端にためることで、駆動用トランジスタ17aのゲート電位を変化させる必要がある。現状のEL素子の発光効率からソース信号線に流れる電流は数μA以下であることから駆動用トランジスタ17aは高抵抗状態となっている。そのため、ソース信号線電圧を変化させるために必要な電荷を駆動用トランジスタ17aを通じて供給するには時間がかかる。

【0149】そこで、駆動用トランジスタ539aを通さずにEL電源線531からソース信号線532へ電荷を変化させるために、トランジスタ538及び電圧チャージ線537を付加し、水平走査期間の初め3μ秒から7μ秒程度電圧チャージ線を制御し、トランジスタ53

8を駆動用トランジスタ539aに比べて低抵抗状態とし、従来よりもEL電源線531からソース信号線532への電荷の供給を早くし、電位変化を速くした。

【0150】図4.3にゲート信号線(1)534、ゲート信号線(2)535及び電圧チャージ線537の印加電圧波形を示した。なお、本説明においてはP型トランジスタで説明をするが、N型トランジスタでも電流の向きを逆方向とし、それにあわせて電源電圧、グランド電位を入れ替えEL素子の向きを反転し、図4.3で供給される電圧を反転させることで実現可能となる。

【0151】ゲート信号線(1)534により駆動用トランジスタ539b、539cが導通状態である時に、電圧チャージ線537の電位を変化させ、接点530の電位を主にトランジスタ538を通じて供給される電荷により変化させる。この時、トランジスタ538に流れる電流は10nA以上1 $\mu$ A以下の範囲であればよく、図4.3に示した電圧チャージ線の期間541の電位はトランジスタ538のゲート電圧対ドレイン電流特性により調整させる。

【0152】期間541の長さはトランジスタ538を流れる電流値によるが、10nAの時は7 $\mu$ 秒であり、電流値が増大するにつれ期間は短くてよく、1 $\mu$ A流れる時は3 $\mu$ 秒程度あればよい。

【0153】以上の構成により、ソース信号線容量が30pFで水平走査期間が75 $\mu$ 秒の時ににおいて、所定の階調を表示することが可能となった。

【0154】(実施の形態18)図4.4は本発明の第18の実施の形態を示したものである。蓄積容量556と並列に補助容量550を設けたことが特徴である。なお、補助容量550には直列にトランジスタ558を接続している。

【0155】コンデンサのインピーダンスは、周波数を $f$ 、容量を $C$ とすると、 $1/(2\pi fC)$ で表され、周波数が高く、容量が大きいほどインピーダンスが低くなる。そこで蓄積容量を大きくし、インピーダンスを下げて、EL電源線551から駆動用トランジスタ559aのゲートに電流を流しやすくし、電位変化を容易にできるようにした。一方で、補助容量を大きくすると、ソース信号線の電位変化が完全に終わるまでに(蓄積容量+ソース線容量) $\times$ 駆動用トランジスタの見かけの抵抗値による時定数が大きくなる問題がある。

【0156】そこで、蓄積容量を増加させるのではなく、蓄積容量に並列に補助容量を設け、周波数が高い立ち上がり、立ち下がり期間のみ効果が現れるように、補助容量と直列にトランジスタ558を設け、容量制御線557で制御できるようにして、図4.5に示す波形により駆動を行った。

【0157】トランジスタ558が導通期間となるのは5 $\mu$ 秒以上10 $\mu$ 秒以下の時が最も効果があり、立ち上がり及び立ち下がり時間が10 $\mu$ 秒程度改善されること

がわかった。また、補助容量は大きいほど効果があるが、画素サイズとの兼ね合いもあるのでせいぜい4倍程度であればよい。

【0158】(実施の形態19)図4.6はカレントミラー構成におけるソース信号線571、EL電源線575間の抵抗値を下げるための回路構成を示した図である。図5.7に示すカレントコピアの画素構成に対し、EL素子に電流を流す駆動用トランジスタ(EL駆動トランジスタ)577cに対して、ソース信号線に電流を流せるような経路を設けたことが本発明の第19の発明の特徴である。従来のカレントミラー構成の回路では2つの駆動用トランジスタのソースもしくはドレイン側は接続できないという点で異なっている。

【0159】図4.6及び図4.7を用いて動作を説明する。ここで2つの駆動用トランジスタ577a、577cのチャネル幅/チャネル長の比を $X$ 対1とする。

【0160】図4.7の第1の期間ではトランジスタ577b、577d、577eが導通状態となる(図4.8(a))。2つの駆動用トランジスタ577aと577cのゲート電圧は共通であるため、それぞれに流れるドレイン電流の比は $X$ 対1となる。EL素子576に必要な電流を $I$ とすると、この期間に流す必要があるソース信号線電流値は $(X+1)I$ である。

【0161】次に、第2の期間ではトランジスタ577eを非導通、トランジスタ577fを導通状態とする(図4.8(b))。ソース信号線571に流す電流を $XI$ とすると、第1の期間と同様に駆動用トランジスタ577aには $XI$ の電流が流れ、駆動用トランジスタ577cには $I$ の電流が流れる。

【0162】次の水平走査期間に入り、非選択行となると第3の期間になり、図4.8(c)のようになる。第1、第2の期間で蓄積容量578に蓄えられた電荷によりEL素子576に電流が駆動用トランジスタ577cを通して流れる。この時に流れる電流は第2の期間とゲート信号線による突き抜けて電荷が変化することを無視すればほぼ同じである。

【0163】従来のカレントミラー構造の画素に比べ、第1の期間では $(X+1)I$ と $XI$ (従来値)に比べて大きな電流を流すことができることにより、ソース信号線容量の電荷を充放電しやすくなる。この効果は $X$ が小さい場合に顕著となり、 $X=1$ では従来の2倍の電流を流すことになる。また、EL電源線575とソース信号線571の間の抵抗値は従来及び第2の期間での値を $R$ とすると、第1の期間では $R$ が2つ並列に接続されて見えるため $R/2$ となり、浮遊容量との時定数による立ち上がり(もしくは立ち下がり)時間を半分近くに短縮することができる。

【0164】これにより、従来の構成に比べて $X$ を小さくしても、水平走査期間内に所定階調を書き込めるようになるため、スイッチングトランジスタに比べてもとも

とのサイズが大きい駆動用トランジスタのサイズを小さくすることができ、画素の開口率を上げる効果がある。開口率の増加により、各階調に対する電流密度が下がるため、EL素子の寿命が伸びるという効果もある。

【0165】(実施の形態20) 図49は本発明の第20の実施の形態を示したものである。図18の構成と異なるのはゲート信号線を3本とした点である。

【0166】各ゲート信号線は図50に示すタイミングで駆動される。行選択期間と行非選択期間で分けられ、更に行選択期間は第1の期間と第2の期間に分けられる。

【0167】第1の期間ではゲート信号線(1)592及び(3)594につながるトランジスタが導通状態となるため、EL電源線595からソース信号線591へは2つの駆動用トランジスタ597a及び597iを通して電流が流れる。2つの駆動用トランジスタ597a、597iのチャネル幅/チャネル長の比を1対(X-1)とする(Xは2以上の自然数)と、駆動用トランジスタ597aに流れる電流はIであるため、ソース信号線591にXIの電流を流すと、EL素子598には行非選択期間にIの電流が流れる。

【0168】ここで、駆動用トランジスタ597aと597iの閾値電圧や移動度が変化すると、それぞれのトランジスタに流れる電流の比が変化する。例えば、0.9I対(X-0.9)Iのように変化する。これにより、EL素子598に流れる電流も、駆動用トランジスタ597aに流れる電流の変化に応じて変化する。そのため、597aと597iの駆動用トランジスタの電流-電圧特性のばらつきにより、輝度のばらつきが発生する。

【0169】そこで本実施の形態20では、行選択期間に第2の期間を設け、第2の期間ではゲート信号線(3)594にトランジスタ597jが非導通の信号を印加することで駆動用トランジスタ597iに電流を流さないようにする。更に、ソース信号線591には第1の期間でトランジスタのばらつきを無視した場合に流れる電流値Iを流すようにする。これにより、第1の期間で駆動用トランジスタ597aに0.9Iしか流れなかったとしても、第2の期間でIの電流が流れるため、駆動用トランジスタのばらつきによらず電流Iを流すことが可能となる。EL素子598に流れる電流も同様にばらつきによらず入力ソース電流が同じであれば同一電流が流れ、輝度のばらつきを低減できる。同様に、第1の期間で駆動用トランジスタ597aに1.1I流れても、第2の期間でIの電流を流すように調整できる。

【0170】ソース信号線の電圧変化も、第1の期間において通常のIに比べて大きいXIの電流値を流すため、駆動用トランジスタの見かけの抵抗値が小さくなり、ソース信号線容量に要する充放電期間が短くなるため速くなる。

【0171】この方法は、少なくとも2つの駆動用トランジスタを用いることでソース信号線に流す電流を増加させ、電圧変化を速くすること、第2の期間を設けることでカレントミラー構成とは異なり、2つの駆動用トランジスタの電流-電圧特性のばらつきによる輝度のばらつきを低減させることができるという利点がある。

【0172】本発明のEL表示素子を製造するには、まず、基板上にTFTのアレイを所望の形状に形成する。そして、平坦化膜上の画素電極として透明電極であるインジウム錫酸化物(ITO)をスパッタ法で成膜、パターニングする。その後、有機EL層、電子注入電極等を積層する。

【0173】なお、透明電極としてITOばかりでなく、金や酸化亜鉛(ZnO)、酸化インジウム-酸化亜鉛( $\text{In}_2\text{O}_3\text{-ZnO}$ )や、100nm以下で製膜され可視光に対する透過率が高くなったアルミニウムなどの金属を用いてもよい。

【0174】TFTとしては、通常が多結晶シリコンTFTを用いればよい。TFTは、各画素の端部に設けられ、その大きさは10~30 $\mu\text{m}$ 程度である。なお、画素の大きさは20 $\mu\text{m}$ ×20 $\mu\text{m}$ ~300 $\mu\text{m}$ ×300 $\mu\text{m}$ 程度である。

【0175】基板上には、TFTの配線電極が設けられる。配線電極は抵抗が低く、ホール注入電極を電気的に接続して抵抗値を低く抑える機能があり、一般的にはその配線電極は、Al、Alおよび遷移金属(ただしTiを除く)、Tiまたは窒化チタン(TiN)のいずれか1種または2種以上を含有するものが使われるが、本発明においてはこの材料に限られるものではない。EL構造体の下地となるホール注入電極とTFTの配線電極とを併せた全体の厚さとしては、特に制限はないが、通常100~1000nm程度とすればよい。

【0176】TFTの配線電極とEL構造体の有機層との間には絶縁層を設ける。絶縁層は、 $\text{SiO}_2$ 等の酸化ケイ素、窒化ケイ素などの無機系材料をスパッタや真空蒸着で成膜したもの、SOG(スピン・オン・ガラス)で形成した酸化ケイ素層、フォトレジスト、ポリイミド、アクリル樹脂などの樹脂系材料の塗膜など、絶縁性を有するものであればいずれであってもよい。中でもポリイミドが好ましい。また、絶縁層は、配線電極を水分や腐食から守る耐食・耐水膜の役割も果たす。

【0177】このように製造された表示装置において、有機層から発生した光は透明電極、トランジスタが製膜された基板より外部に取り出す。

【0178】それゆえ書き込み速度を上げるためにXを大きくし、597iの駆動用トランジスタサイズが大きくなると光取り出し面積が小さくなるため、1画素あたりの発光強度を同一にするには、輝度を増加させる必要がある。これはEL素子に流す電流密度を大きくすることを意味する。EL素子の寿命は電流密度が増大すると

短くなる。そのため、寿命を延ばすためには電流密度を減少させる、つまり、トランジスタのサイズはなるべく小さくすることが必要である。

【0179】一方で、駆動用トランジスタのサイズを小さくすることは、 $X$ を小さくすることとなり、ソース信号線に流す電流が減少し、浮遊容量の影響を受けやすくなってしまふ。

【0180】ソース信号線591に流す電流値を変化させずに $X$ のみを小さくする方法として、EL素子598に接続されるトランジスタ597dの導通時間を変化させることで輝度調整を行う方法がある。

【0181】例えば、 $X=3$ で書き込みを行っていた場合に、 $X=2$ のトランジスタで同様の輝度を出す方法がある。その説明を以下に記す。

【0182】 $X=3$ の時、EL素子598に流す電流を $I$ とすると、駆動用トランジスタ597aには $I$ の電流を流す必要があるため、駆動用トランジスタ597iには $2I$ の電流が流れ、その結果、ソース信号線591に必要な電流は第1の期間では $3I$ となり、第2の期間では $I$ となる。

【0183】 $X=2$ としてトランジスタサイズを小さくした場合、第1の期間でソース信号線591に同一電流を流すと、第1の期間では駆動用トランジスタ597a、597iに $1.5I$ ずつの電流が流れる。第2の期間では駆動用トランジスタ597aに第1の期間と同一の電流を流すため、ソース信号線591には $1.5I$ の電流が流れる。その結果、EL素子598には $1.5I$ の電流が流れる。これでは $X=3$ の時に比べて輝度が $1/5$ 倍となるが、トランジスタ597dの導通期間を図50に比べ $1/1.5$ とすることで、同一輝度を得ることが可能となる。

【0184】一般に、2つの駆動用トランジスタ597aと597iの(チャンネル幅)/(チャンネル長)の比を $1:(Y-1)(Y<X)$ とし、第1の期間でソース信号線に流す電流値を同一にすると、第2の期間でのソース信号線電流は $X/Y$ 倍流れ、トランジスタ597dの導通期間は従来の $Y/X$ とすることで、異なる駆動用トランジスタサイズに対し、同一輝度を得ることができ、図51にその波形を示す。

【0185】その結果、トランジスタサイズを小さくできるため各画素内での発光面積の増加により必要電流密度が低くなり、長寿命化できること、さらに、第2の期間でソース信号線に流す電流が大きくなるため浮遊容量の影響を受けにくくなること、また同時に、第2の期間において階調間での電流増加量が大きくなるため、ソースドライバに作成される電流源の出力マージンを大きくとれるなどの利点が生まれる。

【0186】第1の期間では駆動用トランジスタ597aをEL素子に流す電流が流れるようなソース電位まで変化させる一方、第2の期間では597aと597iの

駆動用トランジスタの特性ばらつき分だけ、ソース電位を変化させる。従って、第2の期間は第1の期間に比べて短くても変化できるため、第1の期間の5%~20%程度の長さがあればよい。

【0187】 $X$ と $Y$ の関係であるが、 $Y<X$ であればよいが、 $Y$ が小さくなればなるほどEL素子598に流れる電流は大きくなる( $X/Y$ 倍流れるため)。また、EL素子598にかかる電圧も上昇する。電流量は $X/Y$ 倍になるが、流れる期間が $Y/X$ となるため1フレーム間で流れる電流量は変化しないが、電圧が上昇する分、消費電力が増加する。

【0188】他方、電流密度が低下するため寿命が延びる利点があること、更にトランジスタ597dが非導通状態の時にEL素子598に逆バイアス電圧を印加すれば寿命が更に延びるため、消費電力と寿命とのトレードオフとなるが、 $Y$ は $X$ の $1/5$ 以上であることが望ましい。

【0189】以上の発明はまた、各階調間の電流値の差が大きくなることから各階調に対応する電流源出力のばらつきの許容値を大きくできる利点がある。

【0190】以上の発明を用いることで、ソース信号線に寄生する容量値が25pFであっても水平走査期間が65μ秒で書き込むことが可能であり、フリッカの少ない表示が可能である。

【0191】図8は本発明の実施の形態のうち、少なくとも1つの形態を用いた表示部182に復調装置、アンテナ181、ボタン184を取り付け、筐体183でもって携帯情報端末にしたものである。低電流密度においても、規定電流値を表示素子に流すことが可能であるため低電力駆動が可能となった。

【0192】図10は本発明の実施の形態のうち、少なくとも1つの形態を用いた表示装置41に映像信号入力46と映像信号処理回路44をとりつけ、筐体47でもってテレビにしたものである。

【0193】図52は本発明の形態のうち、少なくとも1つの形態を用いた表示装置に光量調節機能を設け、照明として用いた場合の設置例を示す。図52(a)では2つの例を示し、例えば天井などに631に示すように本表示装置を設置し、壁等に調整手段634を設け、光量を調整するような機能を設ける。この時、調節された光量の値により画素ごとの輝度を変化させてもよいし、点灯及び非点灯画素の数を調整することで変化させてもよく、またこの2つの組み合わせでもよい。

【0194】有機発光素子を用いて照明装置の全面を1つの表示素子として形成した場合に、100nm程度の薄膜を大面積に均一に成膜することが難しく、例えば真空蒸着時においてピンホールが形成されたり、膜厚のばらつきが起きた場合に、表示領域全てにその影響が出る。特に、ピンホールや陰極金属のはく離による非点灯部の形成は、抵抗値の異なる部分が発生するため、むら

が出やすい。また、1点でも陰極と陽極が接する部分が発生すると全体が非点灯となる。

【0195】しかし、本発明によるアクティブマトリクス構造をとると、膜形成による欠陥は、欠陥が発生した1画素のみ影響を受けるだけで、照明装置として用いる場合に著しい輝度低下は発生せず、歩留まりを上げることが可能となる。

【0196】なお、本発明の表示装置を用いた照明装置は633のように、窓632に対し、カーテンのように設置してもよい。例えば、窓632上部に巻き取り装置を設け、窓より外光を取り入れる場合には上部に巻き上げ、遮光が必要な場合には窓にかかるように表示装置を巻き取り部より引き出す。更に、夜など部屋の照度を上げるために点灯することで照明として用いるようにすることが可能である。このために表示装置の基板はプラスチックなどのフレキシブルな材料で形成されれば実現可能である。また、遮光機能についても、電極となるアルミニウムやマグネシウム、銀やそれらの合金、更に前記材料とリチウムとの合金が可視光において透過率が低いことを利用すれば実現可能である。電極の膜厚を厚くすることで、更に透過率を小さくすることができる。但し、成膜時間が長くなり真空蒸着による成膜法では有機層へ輻射熱によるダメージが発生したり、スパッタ法で行う場合でも、スパッタエネルギーによる有機層の逆スパッタの影響が出やすくなるため、現実的には400から500nm程度の厚さまでしかできない。そのために基板に遮光機能を設けてもよいし、ブラックマトリクスのような材料を表示素子の光取り出し面の逆面に形成し、遮光機能を向上させる方法がある。図52(b)に本発明による照明を実現するブロック図を示す。ソースドライバに入力されるデータとして、調整手段634により指示される光量にあわせて、データ転送部636から出力するようにすればよい。

【0197】なお、図52では天井や窓に設置した例を示しているが、これに限らず、壁や床などあらゆる場所に設置してもよい。

【0198】また、本発明の実施の形態において、図61のソースドライバ71及びゲートドライバ70を低温ポリシリコンを用いて表示装置のガラス基板に形成してもよい。もしくはソースドライバ71及びゲートドライバ70を半導体回路として作成し、表示パネルと組み合わせてもよい。また、一方のドライバを低温ポリシリコンで表示装置のガラス基板に形成し、他方を半導体回路として形成し、表示パネルと組み合わせる方法でもよい。

【0199】本発明の実施の形態のうち、ソース信号線に流れる電流値と、EL素子に流れる電流値の割合を変化させる方法として、少なくとも2つの駆動トランジスタを用いた回路例を図18に示したが、トランジスタ17jの配置場所は17a、17iの2つの駆動用トラン

ジスタのうちの1つにトランジスタ17dが導通時、電流を流さないような構成にすればよく、例えば図53、図54もしくは図55に示したように配置しても同様な効果が得られる。また、これらの図に関わらず、上記目的を達するような構成であればトランジスタ17jの挿入場所は任意でよい。

【0200】この例ではスイッチング素子として、Pチャネルのトランジスタを例にして説明を行ったが、Nチャネルのトランジスタ、もしくはその組み合わせによっても、同様に実現可能である。例えば、図2に示した画素構成の場合、ゲート信号線(1)12及びゲート信号線(2)13に印加させる電圧値にNチャネルトランジスタを用いた場合は、ロジックレベルで考えるとPチャネルトランジスタの信号の反転信号を入れればよく、電流源10については電流を流す向きを逆にし、EL電流線15から供給される電圧を電流源10の電源切り替え手段19とは逆の端子電圧に比べ、低くすることで同様に実現することが可能である。つまり、電流の向きと電位の関係が反転するだけで、ソース信号線11に存在する浮遊容量20の電荷の充放電を早くするという目的は同一であるからである。

【0201】また、Nチャネルトランジスタの場合に電流比を変化させる構成の一例として図56を示す。

【0202】また、ダイナミックカレントコピアの画素構成において説明を行ってきたが、図57に示すようなカレントミラー構成の画素においても同様に本発明を実施可能である。カレントミラー構成の場合においても、行選択時にはトランジスタ177dを導通状態、177bを非導通状態にして、電流源170により、EL電流線175、トランジスタ177a、177d、ソース信号線171を通して階調に応じた電流を流すという動作を行うため、ソース信号線171に浮遊容量が存在した場合、電流源170の電流値の変化時に、低電流領域では浮遊容量にたまった電荷の充放電を行うことが難しいという課題は同じである。従って、本発明の実施により、書き込み速度が速くなるという効果を得ることができる。

【0203】ソース信号線に流す電流と、EL素子に流す電流値を変化させるには図58に示すように、トランジスタ177m及び177nを追加し、177nのゲート電極にゲート信号線(1)172を接続して、トランジスタ177m、177aのチャネルサイズを変化させることで、実現可能である。

【0204】また、トランジスタ177nのゲート端子をゲート信号線(1)172ではなく独立させて制御することで例えば、階調に応じて常に非導通もしくはゲート信号線(1)172と同一動作を行うもののうちのいずれかを選択することで、表示階調ごとにソース信号線電流とEL素子に流れる電流の比を変化させることが可能となる。

【0205】これにより、ソース信号線に流す電流値を大きくすることができるため電流値の変化を早くすることが可能である。

【0206】本発明においてスイッチング素子として用いたトランジスタ17b、17c、17d、17j、177b、177d、177nは薄膜トランジスタを例にして説明を行ったが、薄膜トランジスタに限らず、バリスタ、サイリスタ、リングダイオード、薄膜ダイオード(TFD、MIM)などを用いても同様な効果が得られる。

【0207】また、表示素子としてEL素子で説明を行ったが、有機電界発光素子や無機エレクトロルミネセンス素子、発光ダイオードなどを用いてもよい。

【0208】更に、例えば液晶などの光変調パネルにも応用できる。図2においてEL素子16を液晶層とすればよい。

【0209】同様に、EL素子を電流値により駆動させるための画素構成として図59(a)に示すような構成も考えられる。図18と異なるのはスイッチングトランジスタがEL素子ではなく、電源線につながっているところである。

【0210】以下、図59(a)の画素構成における動作を説明する。

【0211】ゲート信号線(1)391によりトランジスタ17c、17b、17jを導通状態とする。さらにゲート信号線(2)392によりトランジスタ17dを非導通状態とする。蓄積容量14には駆動用トランジスタ17aと17iに流れる電流の和がソース信号線電流値と同じになる値となるように応じた電圧が記憶される。駆動用トランジスタ17aと17iに流れる電流値の比はチャネルの長さの比及びチャネルの幅の比により決められる。

【0212】次に、ゲート信号線(1)391及び(2)392の操作により、トランジスタ17c、17b、17jを非導通状態、トランジスタ17dを導通状態とし、EL電源線393より電流を駆動用トランジスタ17aとEL素子16に流す。このときの電流値はソース信号線電流から駆動用トランジスタ17aに流れた電流値と同じ大きさである。

【0213】これにより、図18の構成と同様に、ソース信号線に対する電流値とEL素子に流れる電流値の比を少なくとも2つの駆動用トランジスタ17a、17iのチャネルサイズの比を変更することで、変化させることが可能となり、従来の構成に比べてソース信号線に流す電流量が大きくなることで、浮遊容量20による波形のなまりを小さくする効果が図18の構成と同様に得られる。

【0214】また、本発明の実施により各階調のソース信号線に流れる電流値を数倍(2型パネルの時は5から10倍程度)とすることで、各階調の電流ステップの刻

み幅を大きくすることができ、ソースドライバに構成された各階調に対応した電流源の出力ばらつきの許容範囲を大きくすることができる。

【0215】また、電流調整がしやすいという利点が得られる。

【0216】ソース信号線171に電源切り替え手段179を設け、電流源170と電圧源178とを切り替えて使うことで、実施可能となる。

【0217】

【発明の効果】以上のように本発明は、ソース信号線に切り替え手段を有し、1水平走査期間内に、電圧印加期間と電流印加期間を設け、ソース信号線に存在する浮遊容量に蓄積された電荷をすばやく所定の階調に対応する電荷量に変化させることで、1水平走査期間を短くし、フリッカレス駆動を実現できる。

【0218】また、1水平走査期間のうち表示階調に対応する電流値に対し、3倍以上10倍以下の電流値を流す期間を設け、ソース信号線に存在する浮遊容量に蓄積された電荷の変化に要する時間を短くできたこと、EL電流値に対しソース信号線に流す電流値を10倍程度にすることで、1水平走査期間を短くしフリッカレス駆動を実現できる。一般には電流値が少なくともソース容量値とソース電圧の積を1水平走査期間で割った値よりも大きくすれば、各階調に対応した電流値を水平走査期間内に書き込むことが可能となる。

【図面の簡単な説明】

【図1】本発明の第17の実施の形態による画素構成を示した図

【図2】本発明の第1の実施の形態による画素、ソース信号線及び電源を示した図

【図3】水平走査期間内での電圧印加期間と電流印加期間のタイミングを示した図

【図4】白表示及び黒表示時に対する出力電流の電圧印加期間依存性を示した図

【図5】本発明の第2の実施の形態におけるソースドライバ部、電源部およびソース信号線の関係を示した図

【図6】ソース信号線からある画素への電流書き込み時の等価回路及び画素内のトランジスタの電流電圧特性及びソース信号線の波形を示した図

【図7】本発明の第3および第6の実施の形態におけるソースドライバ部の構成を示した図

【図8】本発明の実施の形態における表示装置を組み込んだ携帯情報端末の図

【図9】本発明の第4の実施の形態におけるコントローラ及びソースドライバのブロック図

【図10】本発明の実施の形態における表示装置を組み込んだテレビを示した図

【図11】本発明の第5の実施の形態におけるソース信号線電流に対応した電圧を発生させるためのブロック図

【図12】本発明の第6の実施の形態におけるソース信

号線に流れる電流の波形を示した図

【図13】本発明の第6の実施の形態におけるソース信号線に流れる電流の波形を立ち上がり時及び立ち下がり時に従来例と比較し示した図

【図14】本発明の第7の実施の形態におけるソースドライバのブロック図と画素部の構成を示した図

【図15】本発明の第7の実施の形態におけるタイミングチャート

【図16】本発明の第8の実施の形態におけるデジタルアナログ変換器を用いたソース信号線出力を示した図

【図17】本発明の第8の実施の形態における水平走査期間内でのリファレンス電圧の変化を示した図

【図18】本発明の第9の実施の形態における1画素分の回路を示した図

【図19】本発明の第9の実施の形態におけるソース信号線電流とEL素子に流れる電流の関係を示した図

【図20】図18に示す回路構成においてソース信号線に電流を流す場合と、EL素子に電流を流す場合の各トランジスタの導通状態を示した図

【図21】本発明の第9の実施の形態において図18中のトランジスタのチャネルサイズの変化による電流源の電流値とEL素子に流れる電流値の変化を示した図

【図22】本発明の第10の実施の形態における1画素分の回路を示した図

【図23】水平走査期間が75 $\mu$ 秒の時、ソース信号線容量により所定電流値に対しどの程度まで書き込めるのかを示した図

【図24】本発明の第11の実施の形態において水平走査期間が75 $\mu$ 秒の場合にソース信号線容量の変化により所定電流値に対しどの程度まで書き込めるのかを示した図

【図25】本発明の第12の実施の形態における階調とソース信号線に流れる電流の関係を示した図

【図26】階調によって、ソース信号線に流す電流値と、EL素子に流す電流値の比を変更させるための回路構成を示した図

【図27】あるソース容量値に対するソース信号線電流とその電流値に達するのに要する時間の関係を示した図

【図28】異なる3つの電流値に対し、所定電流値まで変化するのに必要な時間が異なることを示した図

【図29】ソース信号線容量が40pFの時、65 $\mu$ 秒後に各ソース信号電流値に対して所定電流値までの何%まで変化したかを示した図

【図30】図56に示す割合で書き込まれた場合に、ソース信号入力電流に対するEL素子に出力される電流値の関係を示した図

【図31】本発明の第13の実施の形態におけるゲートドライバ部の構成を示した図

【図32】本発明の第15の実施の形態における画素の構成を示した図

【図33】図32の画素構成の動作を示した図

【図34】図32の画素構成におけるゲート信号線、バイアス制御線の動作波形を示した図

【図35】3層型発光素子におけるキャリアの挙動を示した図

【図36】本発明の第16の実施の形態における画素の構成を示した図

【図37】図36及び図39のEL素子及び負荷に用いられた素子の電流と電圧の関係を示した図

【図38】EL素子とソース信号線における階調と電流の関係を示した図

【図39】図36に示す画素の構成において負荷とEL素子に接続されるトランジスタを共通にした図

【図40】調整手段により負荷の抵抗値を変化させる機能を設けた図

【図41】本発明の表示装置を用いたビデオカメラを示した図

【図42】本発明の表示装置を用いたデジタルカメラを示した図

【図43】図1での各信号線波形を示した図

【図44】本発明の第18の実施の形態における画素構成を示した図

【図45】図44における各信号線の駆動波形を示した図

【図46】本発明の第19の実施の形態における画素構成を示した図

【図47】図46における各信号線波形を示した図

【図48】図46で示した画素構成の動作を説明した図

【図49】本発明の第20の実施の形態における画素構成を示した図

【図50】本発明の第20の実施の形態における各信号線波形を示した図

【図51】本発明の第20の実施の形態におけるトランジスタサイズによる信号波形の変化を示した図

【図52】本発明の実施の形態による表示装置を用いた照明を示した図

【図53】ソース信号線に流す電流値と、EL素子に流す電流値の比を変更させるための回路構成を示した図

【図54】ソース信号線に流す電流値と、EL素子に流す電流値の比を変更させるための回路構成を示した図

【図55】ソース信号線に流す電流値と、EL素子に流す電流値の比を変更させるための回路構成を示した図

【図56】Nチャネルトランジスタを用いた場合にソース信号線に流す電流値と、EL素子に流す電流値の比を変更させるための回路構成を示した図

【図57】画素がカレントミラー構成となった場合の本発明の実施の形態を示した図

【図58】カレントミラー構成において、ソース信号線に流す電流値とEL素子に流す電流値を異ならせることができるようにした図

【図59】EL素子ではなく、EL電源線をトランジスタにより導通非導通状態に変化させる場合のソース信号線に流す電流値と、EL素子に流す電流値の比を変更させるための回路構成を示した図

【図60】本発明の第11の実施の形態における階調に対する電流源の割り当てを示した図

【図61】従来の表示装置の構成を示した図

【図62】ゲート信号線の走査時間を変化させた場合の入力電流と出力電流の関係を示した図

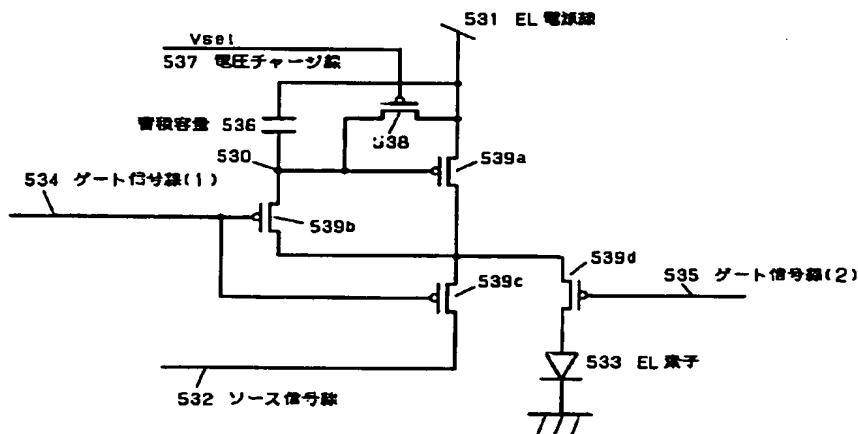
【図63】表示色の違いによる有機発光素子の電圧-輝度特性及び電流密度-輝度特性の違いを示した図

【符号の説明】

- 10 電流源
- 11 ソース信号線
- 12 ゲート信号線(1)
- 13 ゲート信号線(2)
- 14 蓄積容量

- 15 EL電源線
- 16 EL素子
- 17 トランジスタ
- 18 電圧源
- 19 電源切り替え手段
- 20 浮遊容量
- 530 接点
- 531 EL電源線
- 532 ソース信号線
- 533 EL素子
- 534 ゲート信号線(1)
- 535 ゲート信号線(2)
- 536 蓄積容量
- 537 電圧チャージ線
- 538 トランジスタ
- 539 駆動用トランジスタ

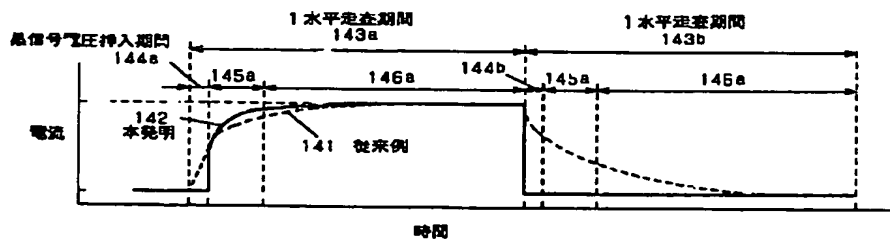
【図1】



【図60】

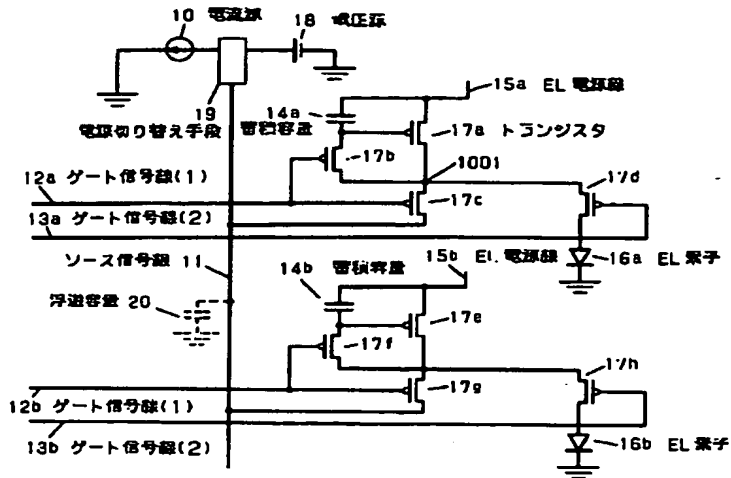
入力階調	選択電流源No
0	0
1	3
2	6
3	7
4	8
5	9
6	10
...	...
N-1	N-3

【図13】

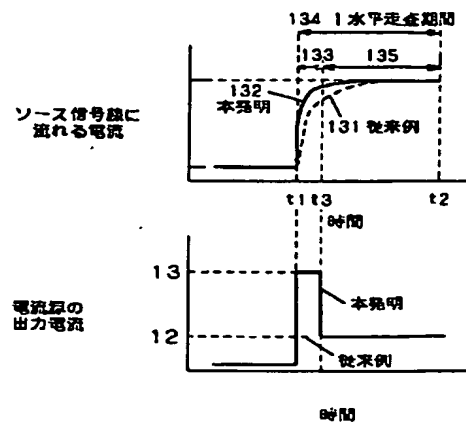




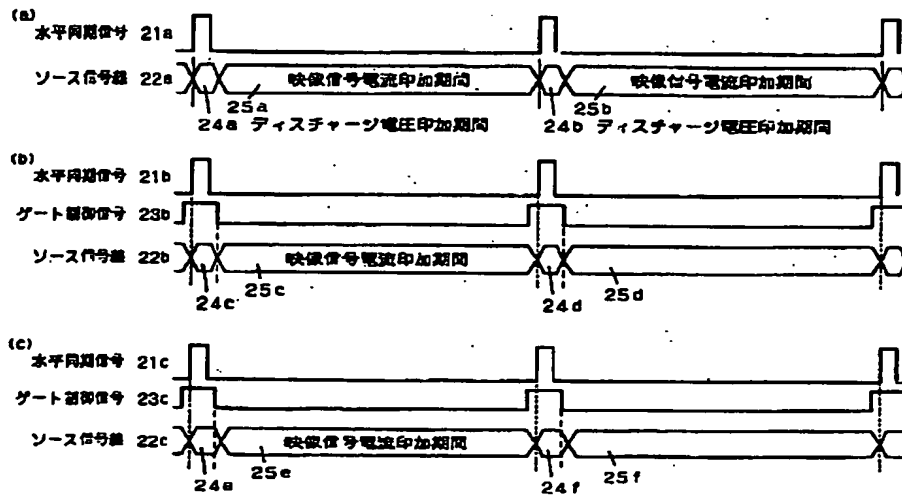
【圖2】



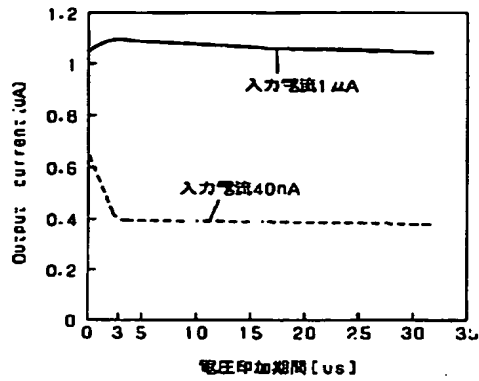
【图 12】



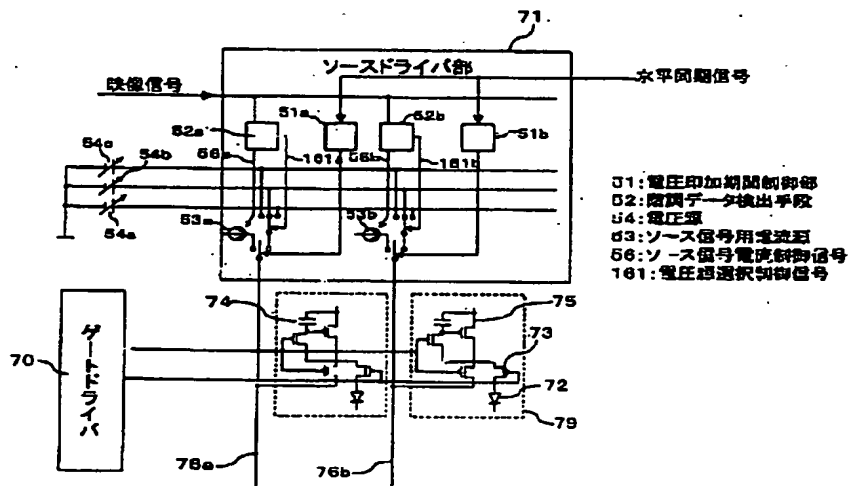
【☒3】



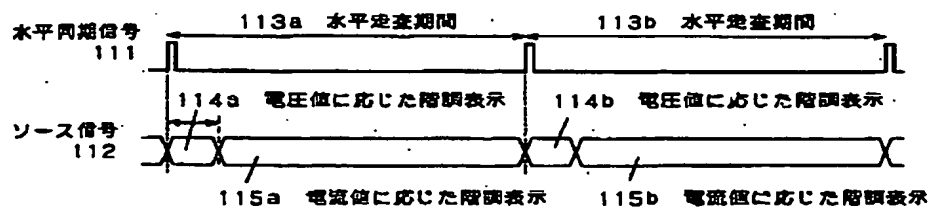
【図4】



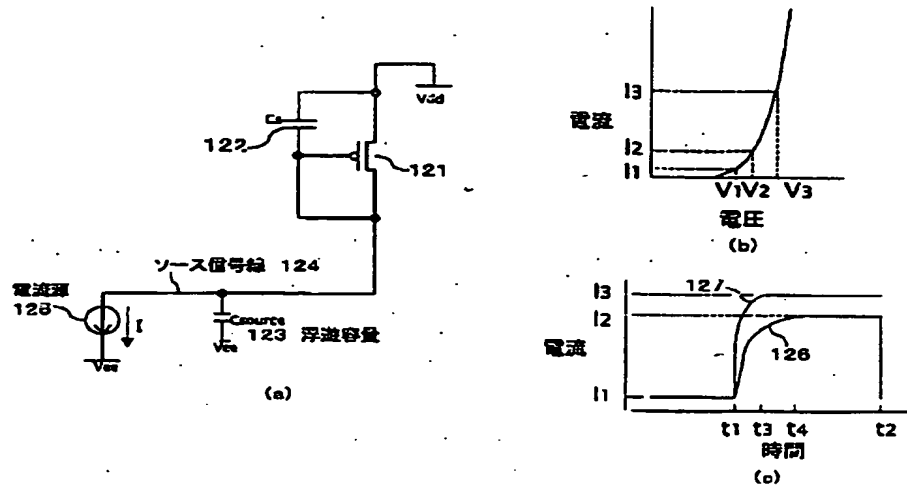
【図5】



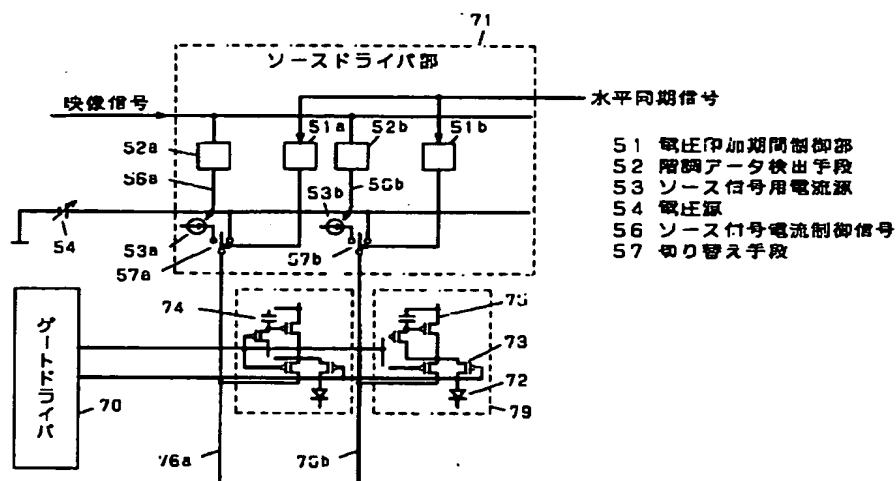
【図15】



【図6】



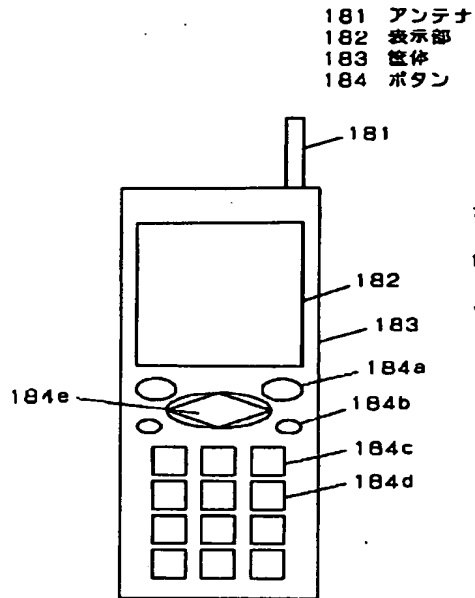
【図7】



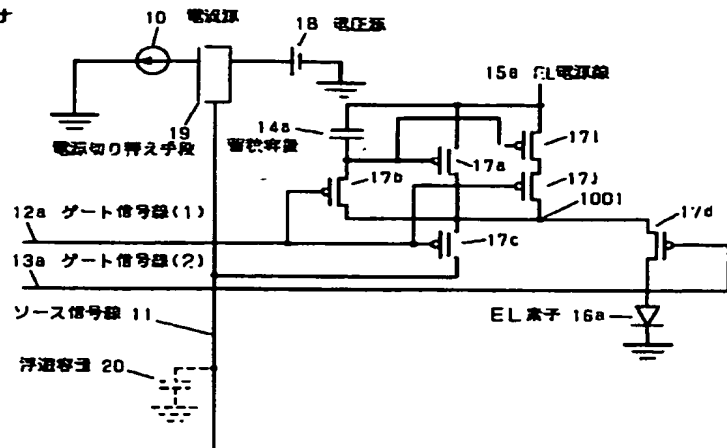
【図27】



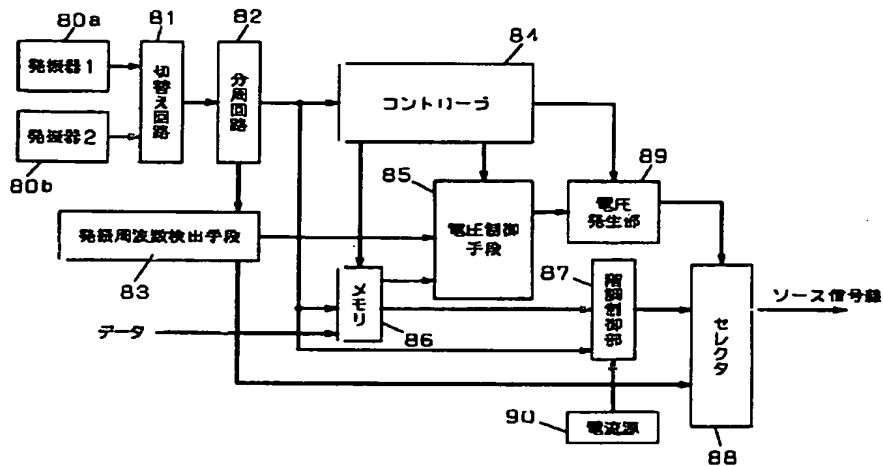
【図8】



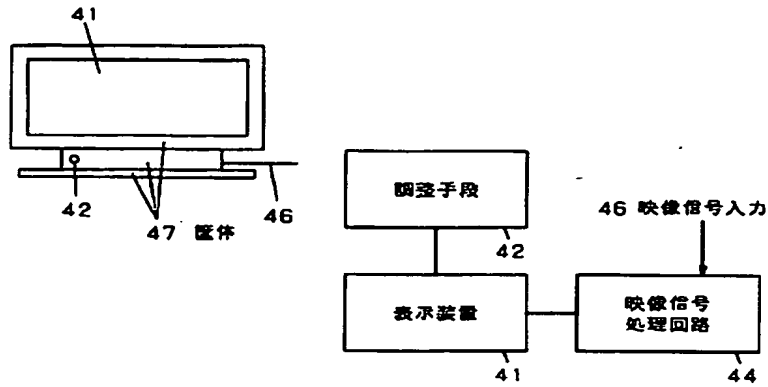
【図22】



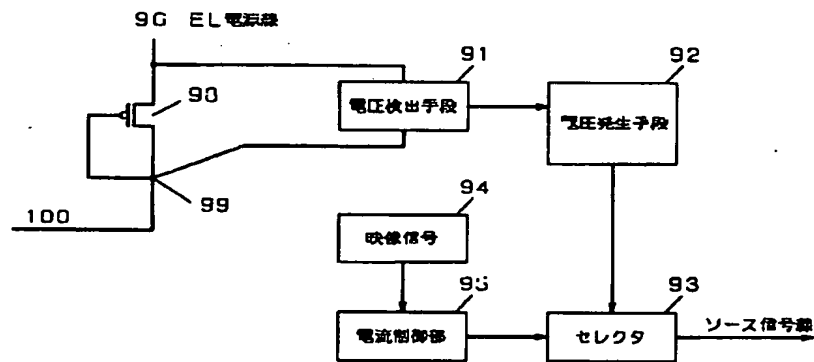
【図9】



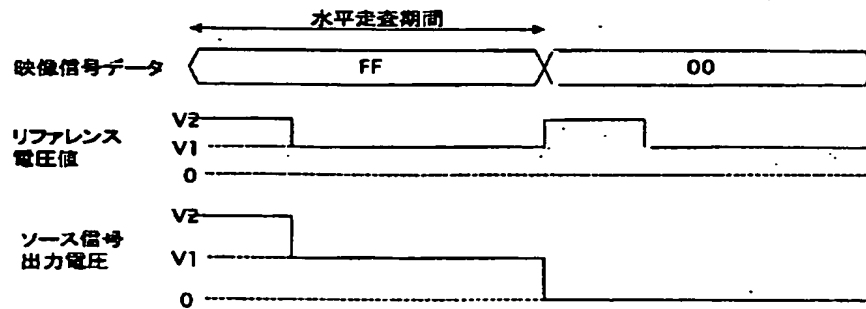
【図10】



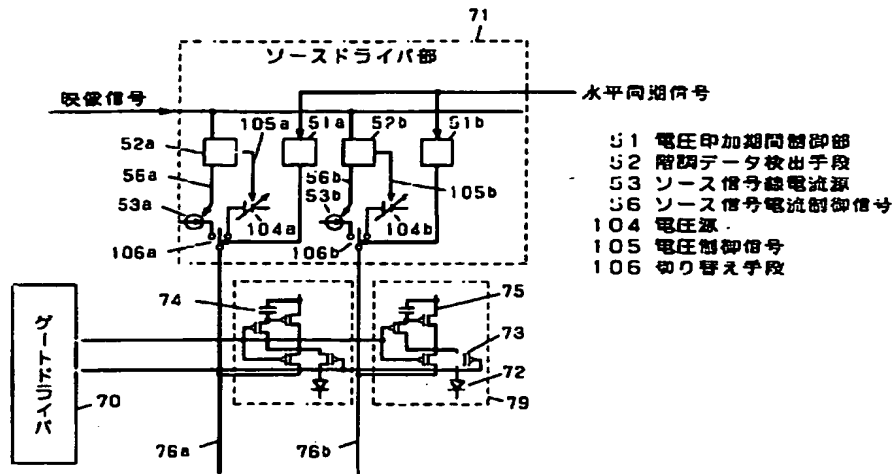
【図11】



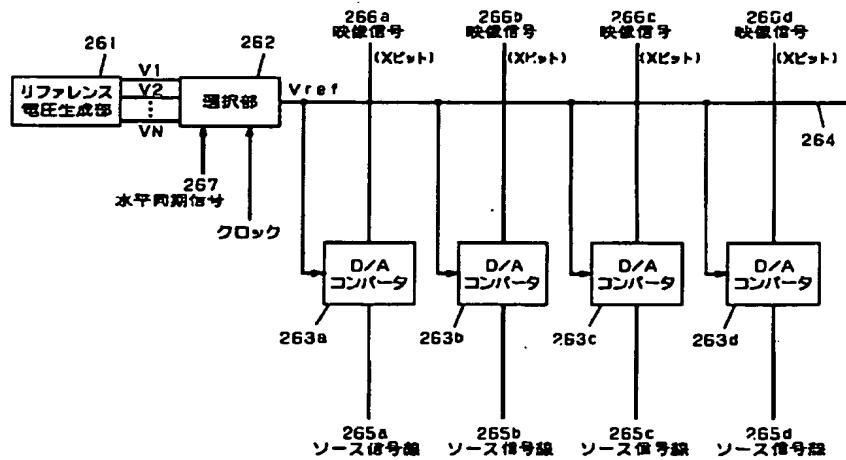
【図17】



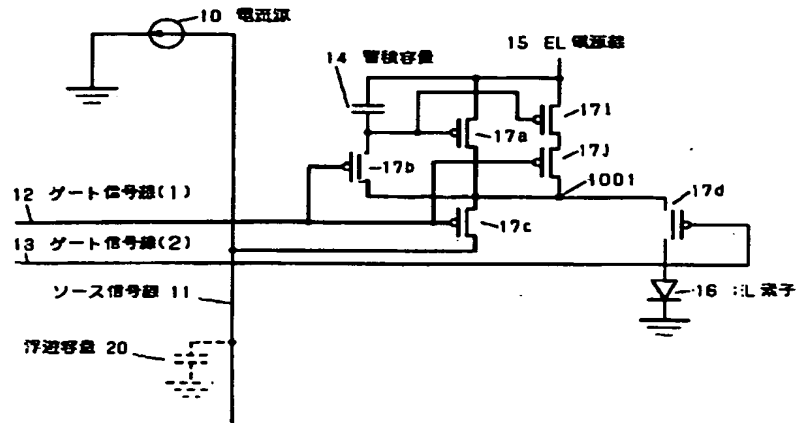
【図14】



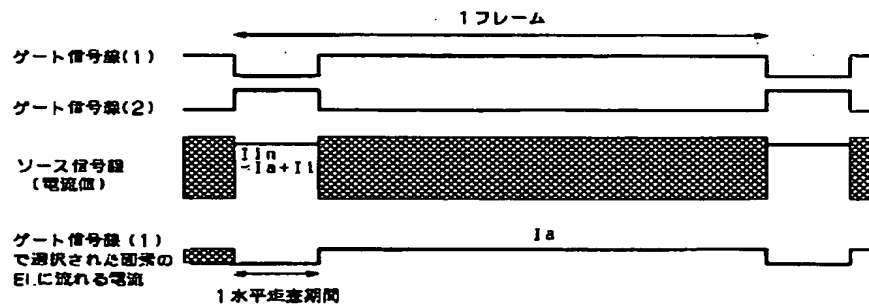
【図16】



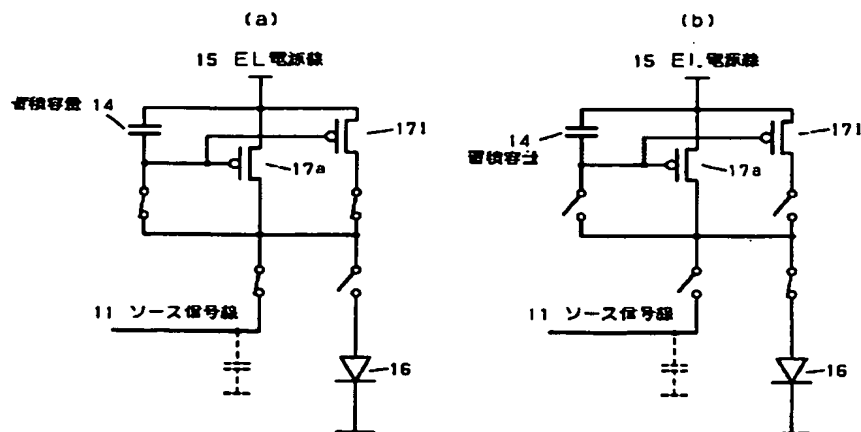
【図18】



【図19】



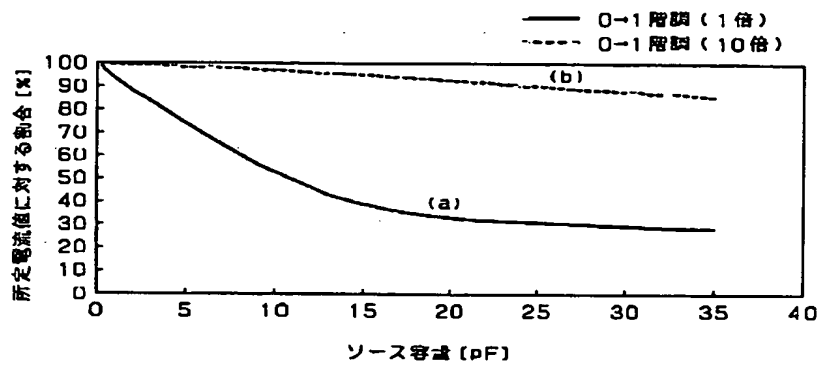
【図20】



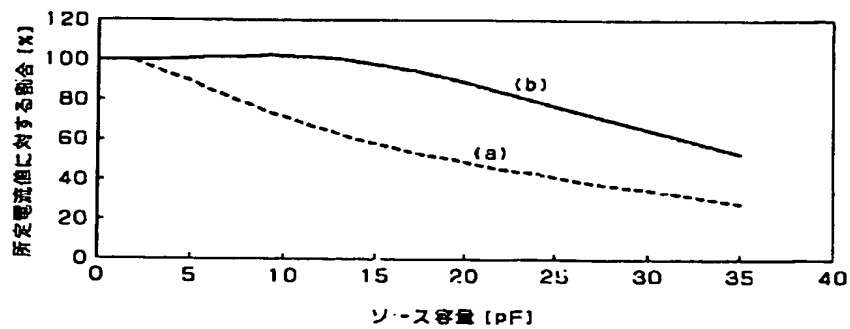
【図21】

トランジスタ17a		トランジスタ17i		電流源10 の電流値	EL素子16 の電流値
チャネル幅	チャネル長	チャネル幅	チャネル長		
W1	L1	なし		I1	I1
W1	L1	W1	L1	$I1 \times 2$	I1
W1	L1	$W1 \times 9$	L1	$I1 \times 10$	I1
W1	L1	$W1 \times 3$	$L1 \div 3$	$I1 \times 10$	I1

【図23】

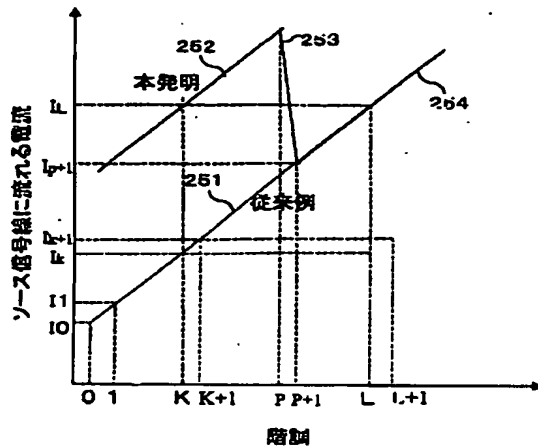


【図24】

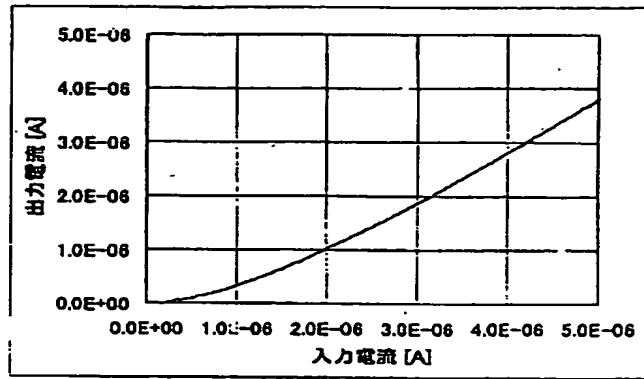




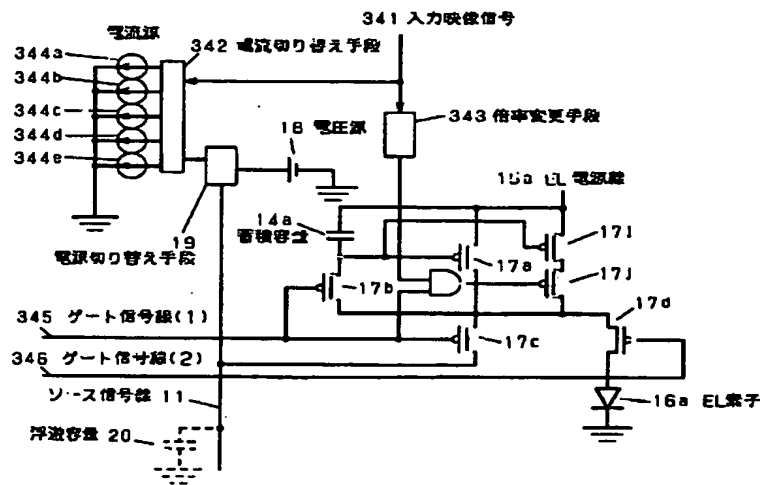
【図25】



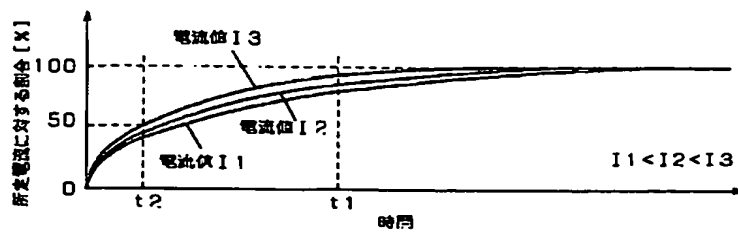
【図30】



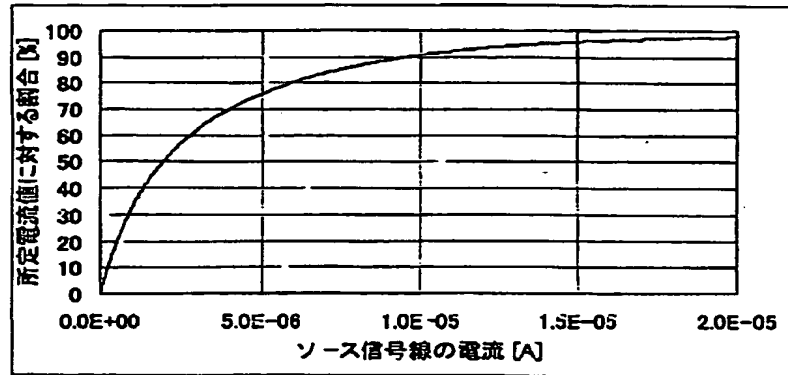
【図26】



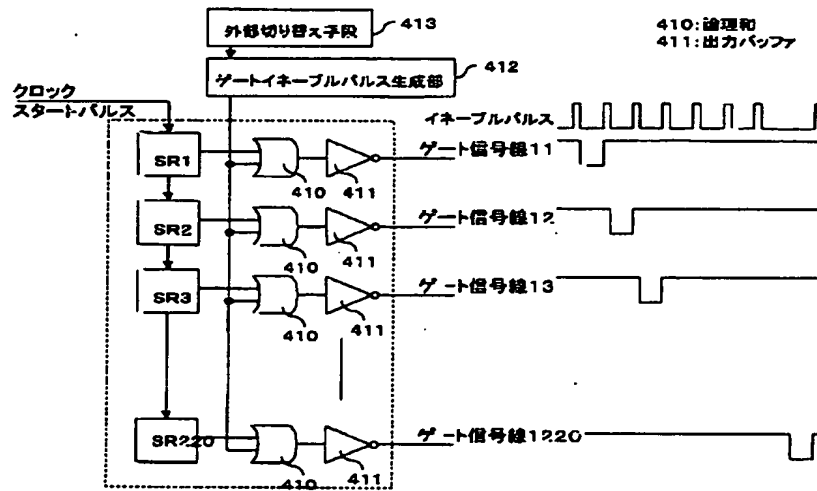
【図28】



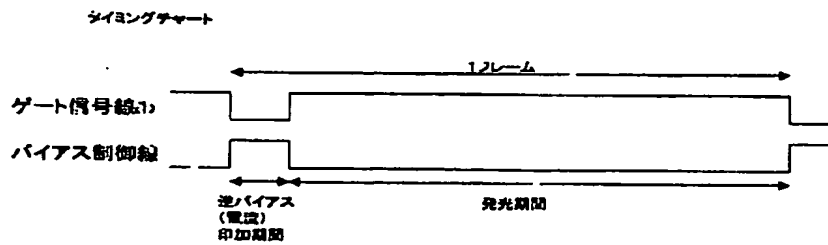
【図29】



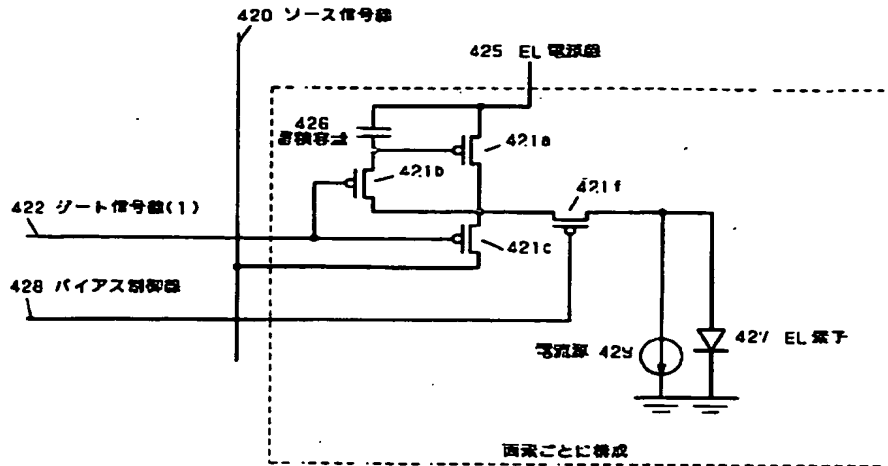
【図31】



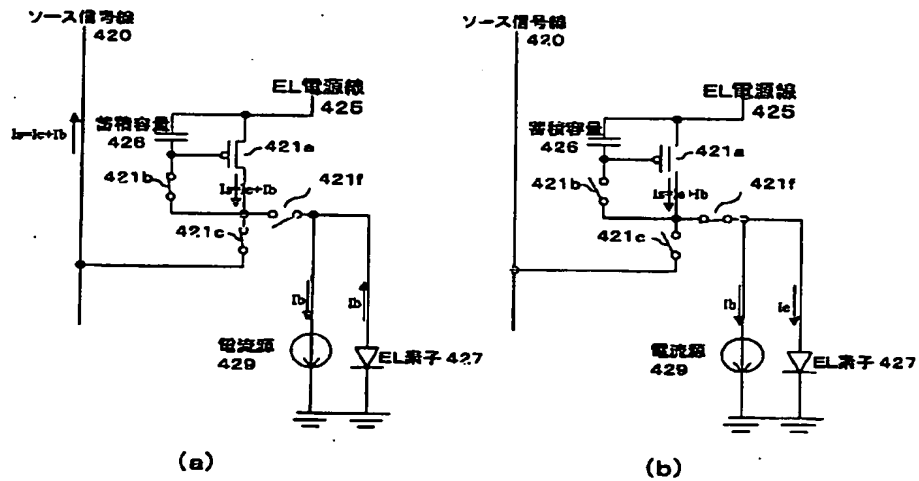
【図34】



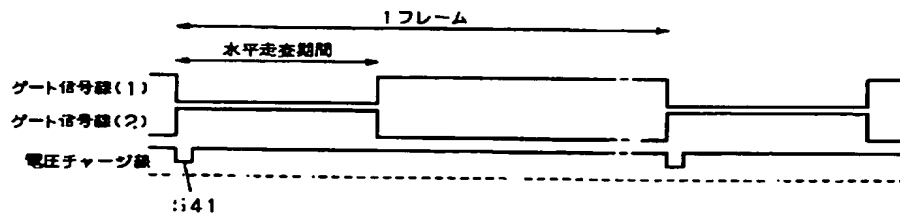
【図32】



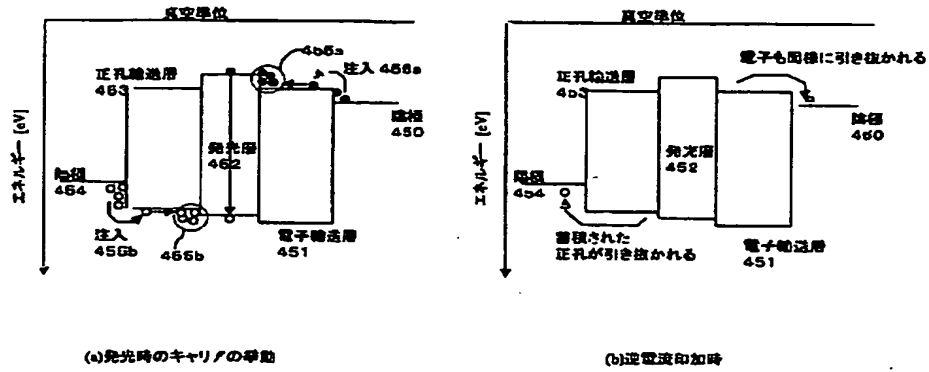
【図33】



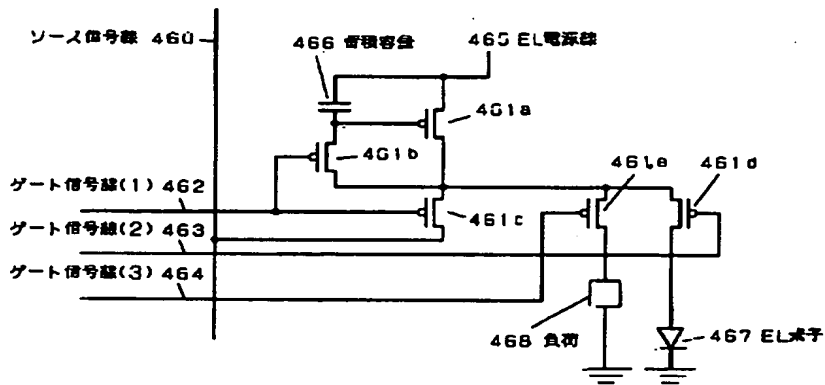
【図43】



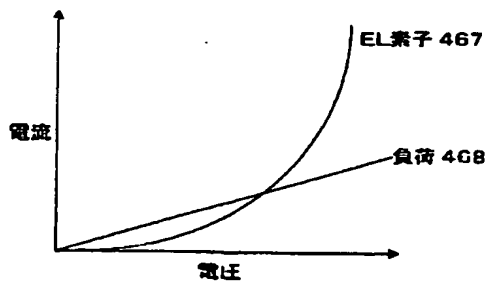
【図35】



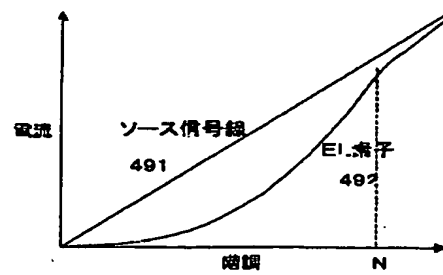
【図36】



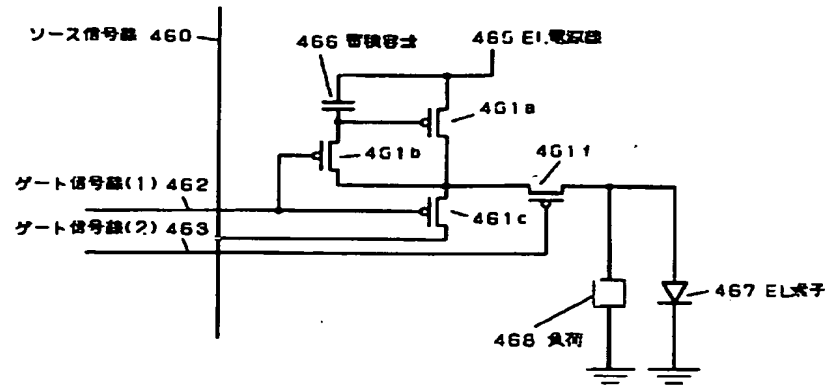
【図37】



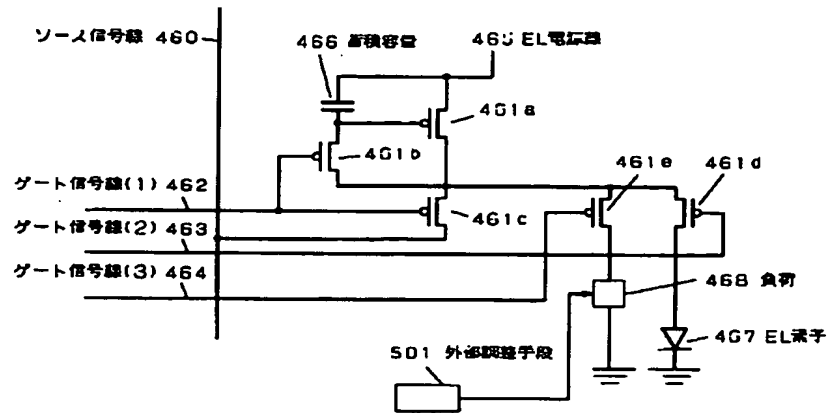
【図38】



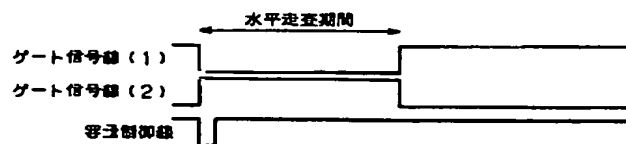
【図39】



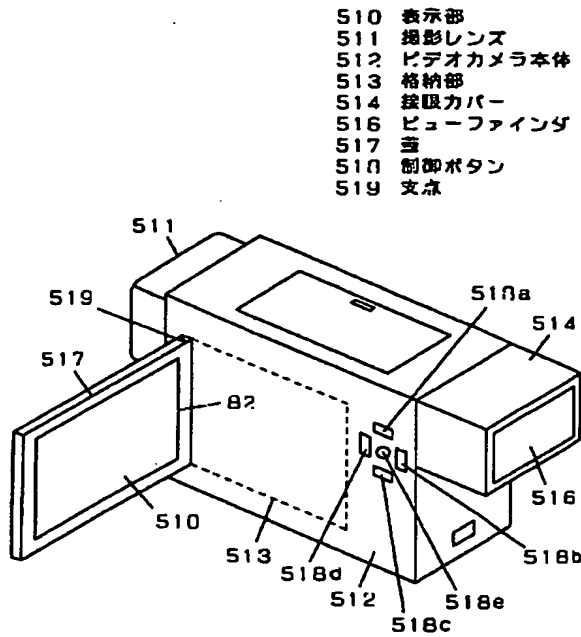
【図40】



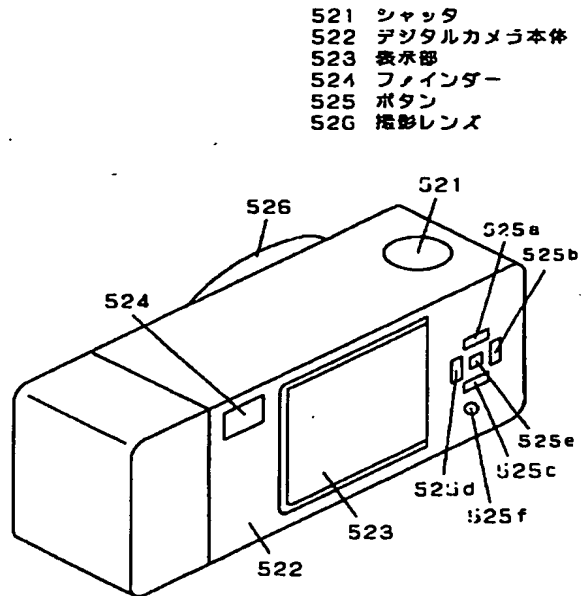
【図45】



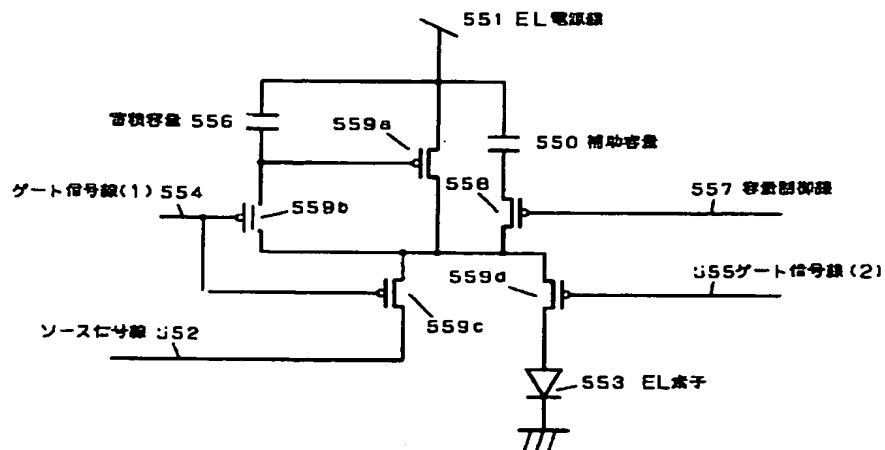
【図41】



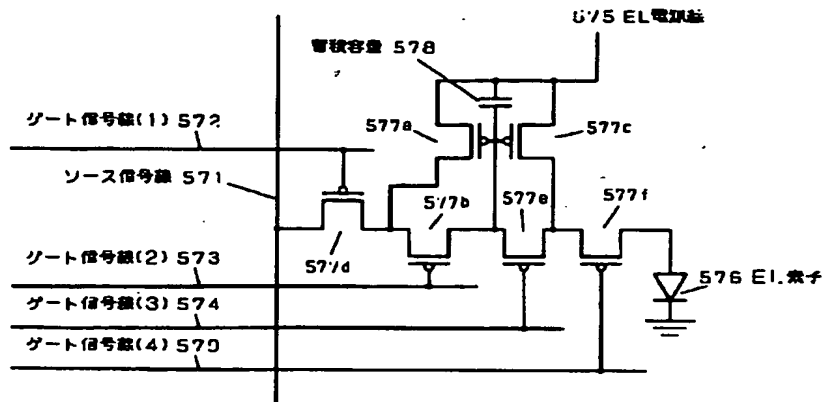
【図42】



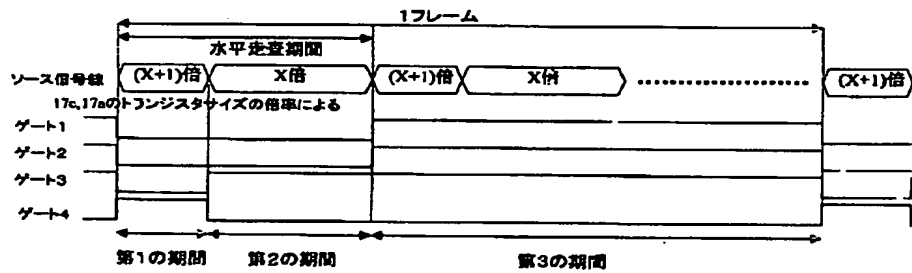
【図44】



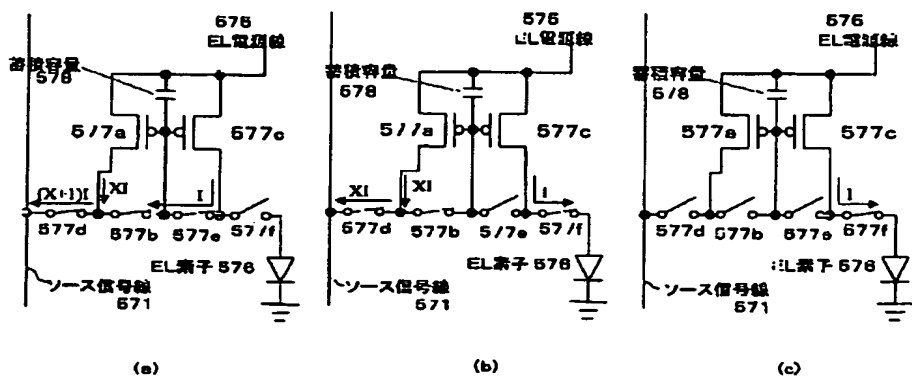
【図46】

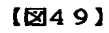


【図47】

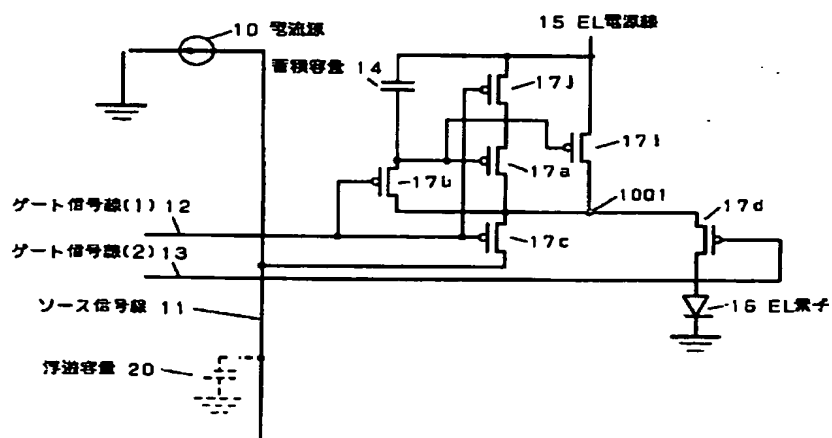
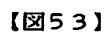


【図48】

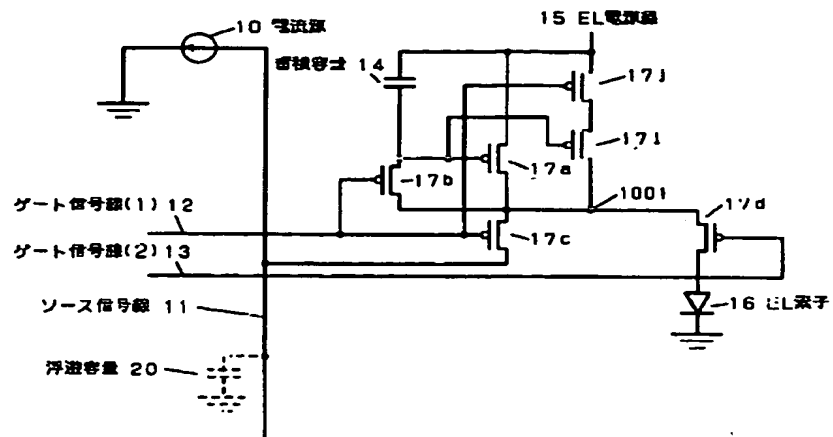




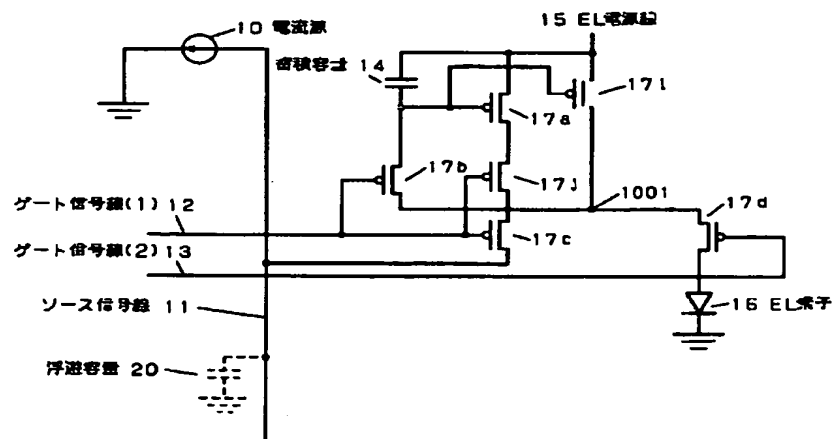


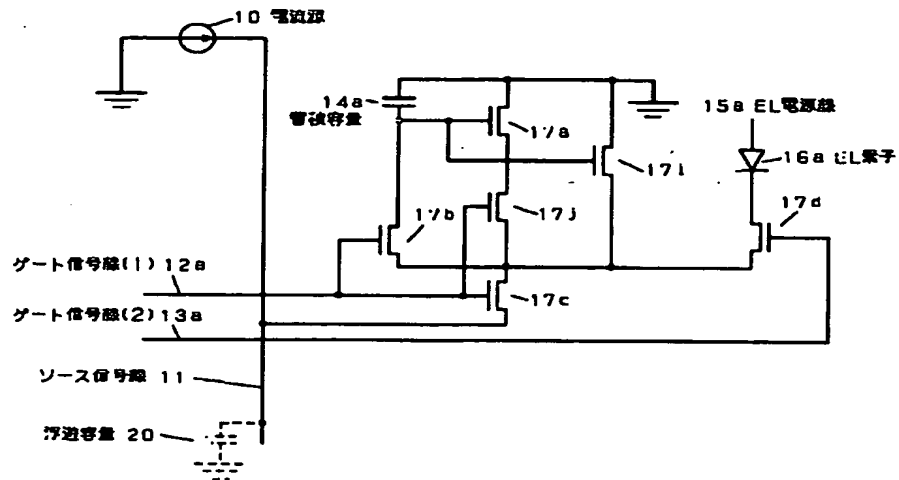


【図54】

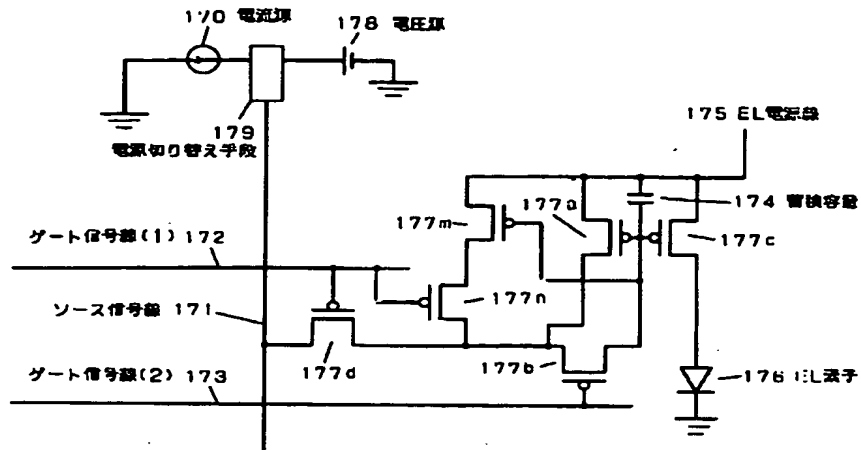


【図55】

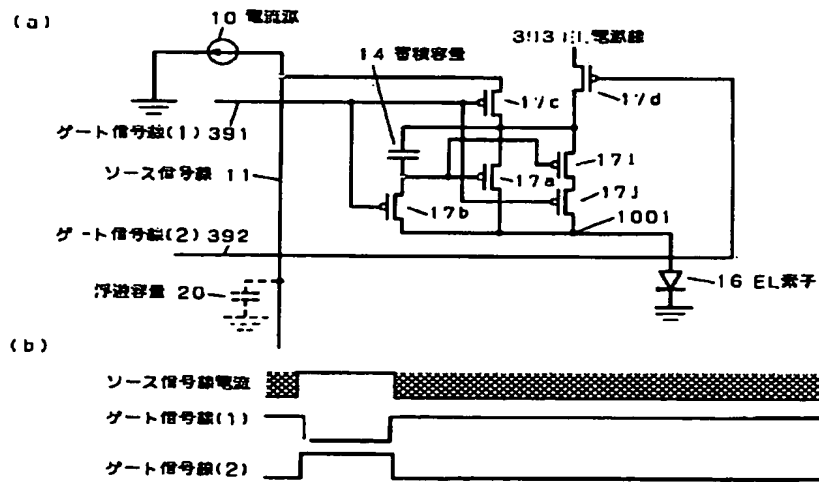




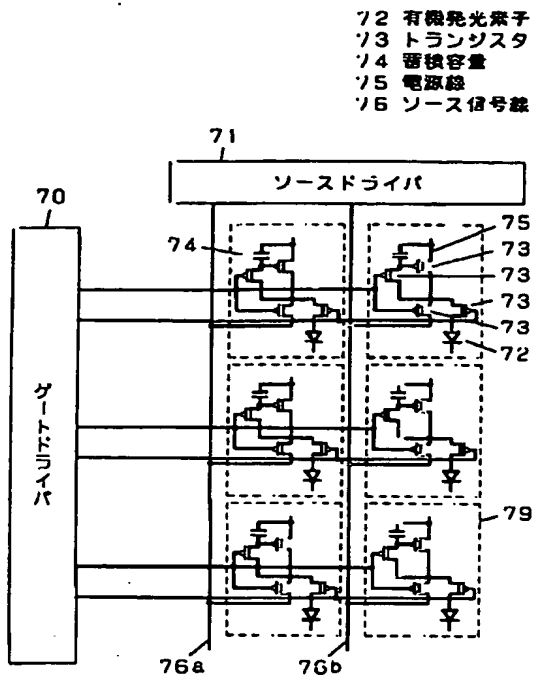
【図58】



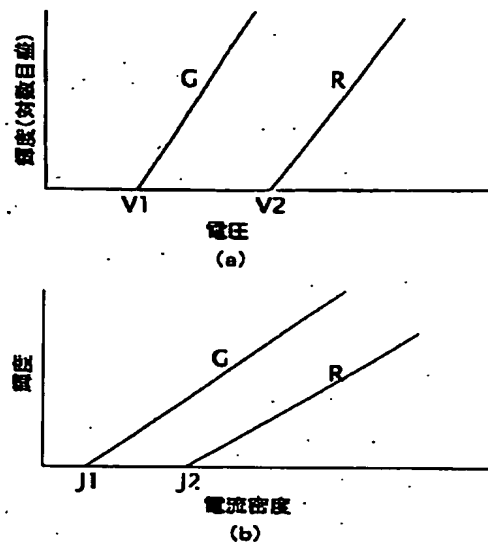
【図59】



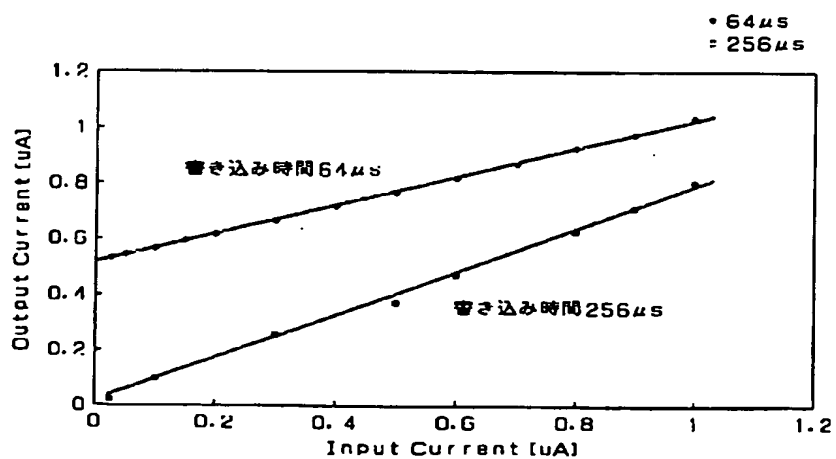
【図61】



【図63】



【図62】



(42) 103-114644 (P2003-114644A)

フロントページの続き

(51) Int. Cl. <sup>7</sup>	識別記号	F I	(参考)
G 0 9 G 3/20	6 2 3	G 0 9 G 3/20	6 2 3 R
	6 2 4		6 2 4 B
	6 4 2		6 4 2 A
	6 8 0		6 8 0 T
			6 8 0 V
H 0 5 B 33/14		H 0 5 B 33/14	A

Fターム(参考) 3K007 AB01 AB05 BA06 CA03 EB00  
GA00  
5C080 AA06 BB05 DD05 DD06 EE28  
FF11 JJ02 JJ03 JJ04 JJ05  
KK07 KK43  
5C094 AA04 BA03 BA27 CA19 CA24  
EA04 EA07 EB05